

05.5.10 录入

北京航空航天大学

二〇〇二年硕士生试题

题单号: 434

微机原理及接口技术 (共 8 页)

考生注意: 所有答题务必书写在考场提供的答题纸上, 写在本试题单上的答题一律无效 (本题单不参与阅卷)。

一、(本题共 40 分, 每个空各 1 分) 填空题

- 十进制 389 对应的二进制数是 ①、压缩型 BCD 码是 ②、非压缩型 BCD 码是 ③、每位数字用字符表示时 ASCII 码是 ④。
- 已知 $[X]_{\text{补}} = 11001113$, 则 $[X]_{\text{原}} =$ ①, $[-X]_{\text{补}} =$ ②, $[2X]_{\text{补}} =$ ③。
- 若 $CS = 38FAH$, $IP = 2300H$, 则当前码段逻辑地址是 ①, 8086 输出的码段物理地址是 ②。
- 指出以下指令源操作数的寻址方式:
 - ① $MOV \ AX, X1$; $X1$ 为变量名 _____
 - ② $MOV \ AX, X1$; $X1$ 为符号名 _____
 - ③ $MOV \ AX, X1[BX]$; $X1$ 为变量名 _____
 - ④ $POP \ AX$ _____
- 汇编语言语句的格式包括 ①, ②, ③, ④。
- 8086 完成一个基本操作所用时间的最小单位是 ①, 通常称它为一个 ② 状态。CPU 完成一次读或写至少需要 ③ 个这样的状态。

7. 8086CPU 上电复位后, 程序从__①__地址开始执行。
8. 8086 每条指令的代码长度是__①__个字节。
9. 8086 的外部中断有__①__和__②__。
10. 类型码为__①__的中断所对应的中断向量放在 0000H: 0084H 开始的 4 个存储单元中, 若这 4 个存储单元中从低地址到高地址放的数依次是__②__, 则相应中断服务程序入口地址是 3322H: 1150H。
11. 8086CPU 在每条指令的最后一个时钟周期采样 INTR 信号, 若其为__①__电平, 及标志位__②__为 1, 并且当前无__③__优先级服务, 则 8086 响应 INTR 的中断请求。
12. 采用 3 片 8259A 组成级联方式, 管理的可屏蔽中断数量是__①__。
13. 堆栈存储数据的原则是__①__。
14. 串操作指令的两个隐含的指针寄存器是__①__。
15. 设当前 SP=2400H, AX=4000H, BX=3600H。则执行以下指令:

PUSH AX,

PUSH BX

POP AX

后, SP=__①__, AX=__②__, BX=__③__。

16. 若采用 4K*8 的存储芯片, 形成 64K*8 的存储器, 需要__①__片这样的芯片。
17. 设某程序及存放地址为:

2000H: 304CH NEXT: MOV AX, X1

.....

.....

2000H: 307EH JMP SHORT NEXT

则以上转移指令中的操作数是 ①。

18. 应用 DEBUG 调试程序, 修改 DS: 2000H 存储单元中的数据, 使用的命令格式为 ①。

19. ISA 总线的数据宽度是 ① 位的。

20. 8086CPU 与工作在 DMA 方式有关的两个引脚是 ①。

二、(本题共 10 分, 每个空各 2 分) 程序填空

在以下所给的程序段中划线处, 填入一条适当的指令或指令的一部分, 使程序实现所指定的功能。

1. 设有一个首地址为 ARRAY 有 N 个字数据的数组, 要求求出该数组之和, 并把结果存入 TOTAL 地址中。有关程序如下:

```

MOV CX, ①
MOV AX, 0
MOV SI, 0
START: ADD AX, ②
      ADD SI, 2
      DEC CX
      JNZ START
      MOV ③, AX

```

2. 设段地址为 1000H 中偏移地址为 STR 的 5 个字节的内容逐一装入累加器中, 加 1 后, 再送入 STR 为首地址的存储单元中。程序如下:

```

MOV AX, 1000H

```

```

MOV ES, AX
MOV DS, AX
    ①
MOV DI, SI
MOV CX, 5
CLD
NEXT: LODSB
      ADD AL, 1
    ②
      LOOP NEXT

```

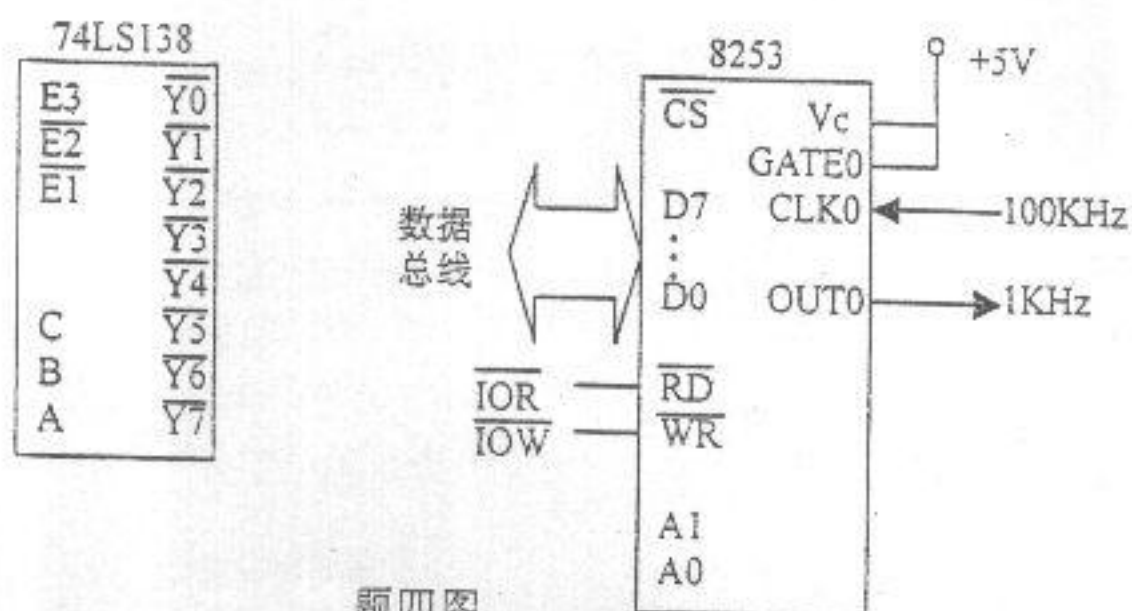
三、(本题 10 分) 编程题

设数据段中存放了 15 个带符号字数据，首地址为 TABLE，试编写一完整程序，统计其中正数、负数和零的个数，分别将个数存放在 PLUS、MINUS 和 ZERO 单元，并将正数、负数和零的个数在微机屏幕上以十六进制数的形式显示出来。

四、(本题 10 分，每小题各 5 分) 已知题四图，要求：

1. 使用地址总线的 A9 到 A0，利用 74LS138（可适当添加逻辑电路）给 8253 编一个 I/O 地址，使当 CPU 输出 I/O 地址为 200H—203H 时，分别选中 8253 的 0#、1#、2#计数器及控制字寄存器，并使 8253 能正常工作。试在图中画出所有相关连线。
2. 设 8253 的 0#计数器作为十进制计数器用，其输入计数脉冲频率为 100KHz，要求 0#计数器输出频率为 1KHz 的方波，试写出设置 8253 工作方式及计数初值的

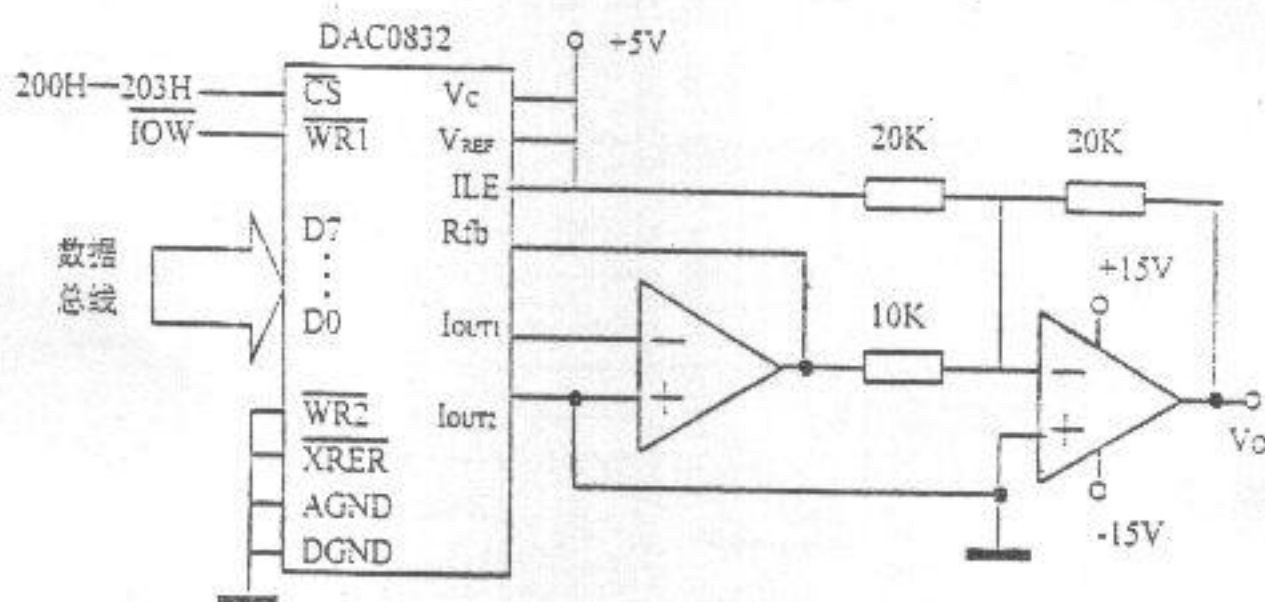
有关指令。(控制字格式见附表 1)



题四图

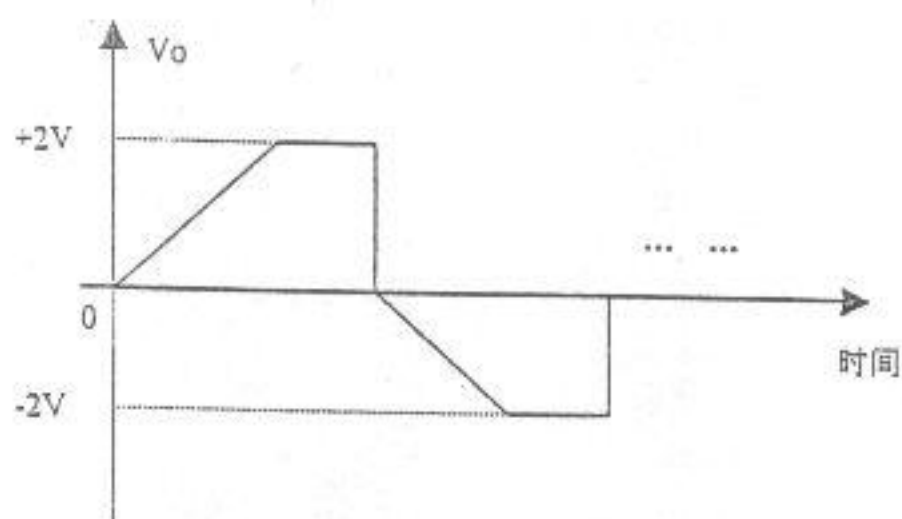
五、(本题共 15 分, 第 1 小题为 10 分, 第 2 小题为 5 分) 已知原理图如题五图 (1) 所示。

1. 编写一完整码段程序, 使在 VO 端输出 1000 个题五图 (2) 所示波形。波形中上升与下降斜率及达到最大值的延迟时间自定, 但要求一个周期内正、负波形对称。
2. 如果要在 VO 端产生一周期正弦波形, 试说明编程实现的方法 (不用具体编程)。



题五图 (1)

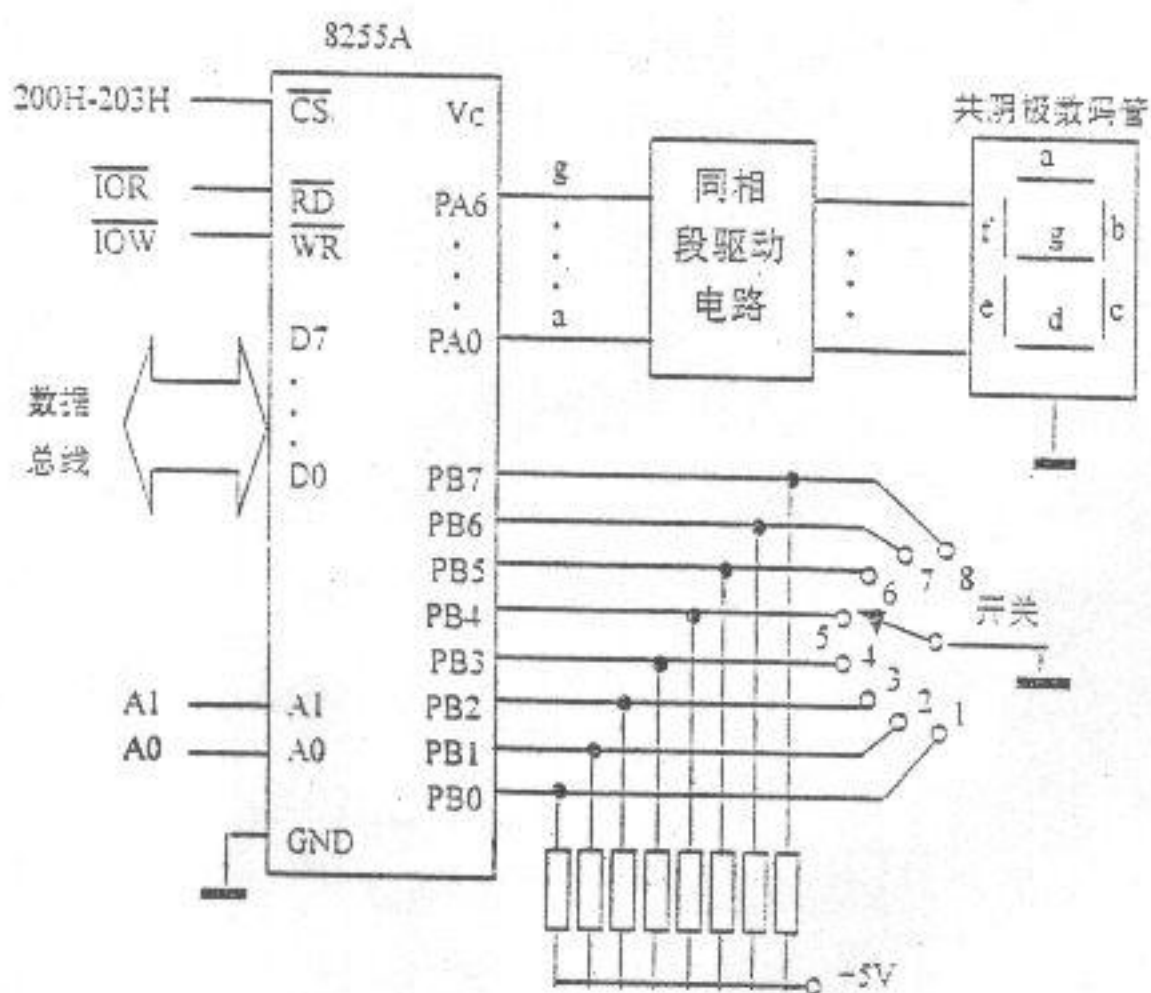
02B43G



题五图 (2)

六、(本题共 15 分, 第 1 小题为 10 分, 第 2 小题为 5 分) 已知原理图如题六图所示。

1. 要求对所给电路编写有关程序段, 使当开关接至位置 1 到 7 时, 数码管显示相应的数字 1 到 7, 当开关接至位置 8 时, 退出程序。(注意: 不必写出所有程序, 控制字格式见附表 2)
2. 试说明本电路是如何实现接口的基本功能的。



题六图

02B44G
02B44G

附表 1、8253 控制字格式

A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
1	1	SC1	SC0	RL1	RL0	M2	M1	M0	BCD

$SC_1SC_0 = \begin{cases} 00 & \text{计数器 0#控制字} \\ 01 & \text{计数器 1#控制字} \\ 10 & \text{计数器 2#控制字} \\ 11 & \text{非法} \end{cases}$

$RL_1RL_0 = \begin{cases} 00 & \text{当前计数值锁存} \\ 01 & \text{读/写低 8 位数据} \\ 10 & \text{读/写高 8 位数据} \\ 11 & \text{读/写 16 位数据, 先低 8 位后高 8 位} \end{cases}$

$M_2M_1M_0 = \begin{cases} 000 & \text{8253 工作在方式 0} \\ 001 & \text{8253 工作在方式 1} \\ X10 & \text{8253 工作在方式 2} \\ X11 & \text{8253 工作在方式 3} \\ 100 & \text{8253 工作在方式 4} \\ 101 & \text{8253 工作在方式 5} \end{cases}$

BCD=1: 8253 工作在十进制计数器方式, BCD=0: 8253 工作在二进制计数器方式

附表 2、8255A 控制字格式

A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
1	1	1							
A 组控制					B 组控制				

$D_6D_5 = \begin{cases} 00 & \text{A 组工作在方式 0} \\ 01 & \text{A 组工作在方式 1} \\ 1X & \text{A 组工作在方式 2} \end{cases}$

$$D_4 = \begin{cases} 0 & \text{A 口为输出} \\ 1 & \text{A 口为输入} \end{cases}$$

$$D_3 = \begin{cases} 0 & \text{C 口高 4 位为输出} \\ 1 & \text{C 口高 4 位为输入} \end{cases}$$

$$D_2 = \begin{cases} 0 & \text{B 组工作在方式 0} \\ 1 & \text{B 组工作在方式 1} \end{cases}$$

$$D_1 = \begin{cases} 0 & \text{B 口为输出} \\ 1 & \text{B 口为输入} \end{cases}$$

$$D_0 = \begin{cases} 0 & \text{C 口低 4 位为输出} \\ 1 & \text{C 口低 4 位为输入} \end{cases}$$