

扫描

北京航空航天大学

二〇〇二年硕士生试题

题单号: 562

数字电子技术与计算机组成原理 (共6页)

考生注意: 所有答题务必书写在考场提供的答题纸上, 写在本试题单上的答题一律无效 (本题单不参与阅卷)。

## 一、填空题 (本题共 10 分, 每小题各 2 分)

1. 数字信号有\_\_\_\_\_和\_\_\_\_\_两种形式。
2. 逻辑代数有\_\_\_\_\_、\_\_\_\_\_和\_\_\_\_\_三种基本运算。
3. TTL 三态门的三种可能输出状态是\_\_\_\_\_、\_\_\_\_\_和\_\_\_\_\_。
4. 设计多输出组合电路时, 只有充分考虑\_\_\_\_\_, 才能使电路达到最简。
5. Mealy 型时序逻辑电路的输出是\_\_\_\_\_的函数, Moore 型时序逻辑电路的输出是\_\_\_\_\_的函数。

## 二、判断改错题 (本题共 6 分, 每小题各 2 分)

判断下列各题的正误, 正确的在括号内记“√”, 错误的在括号内记“×”并改正。

1. 基本 R-S 触发器的次态方程是  $Q^{(n+1)} = S + RQ$ , 约束方程是  $R + S = 1$ 。

( )



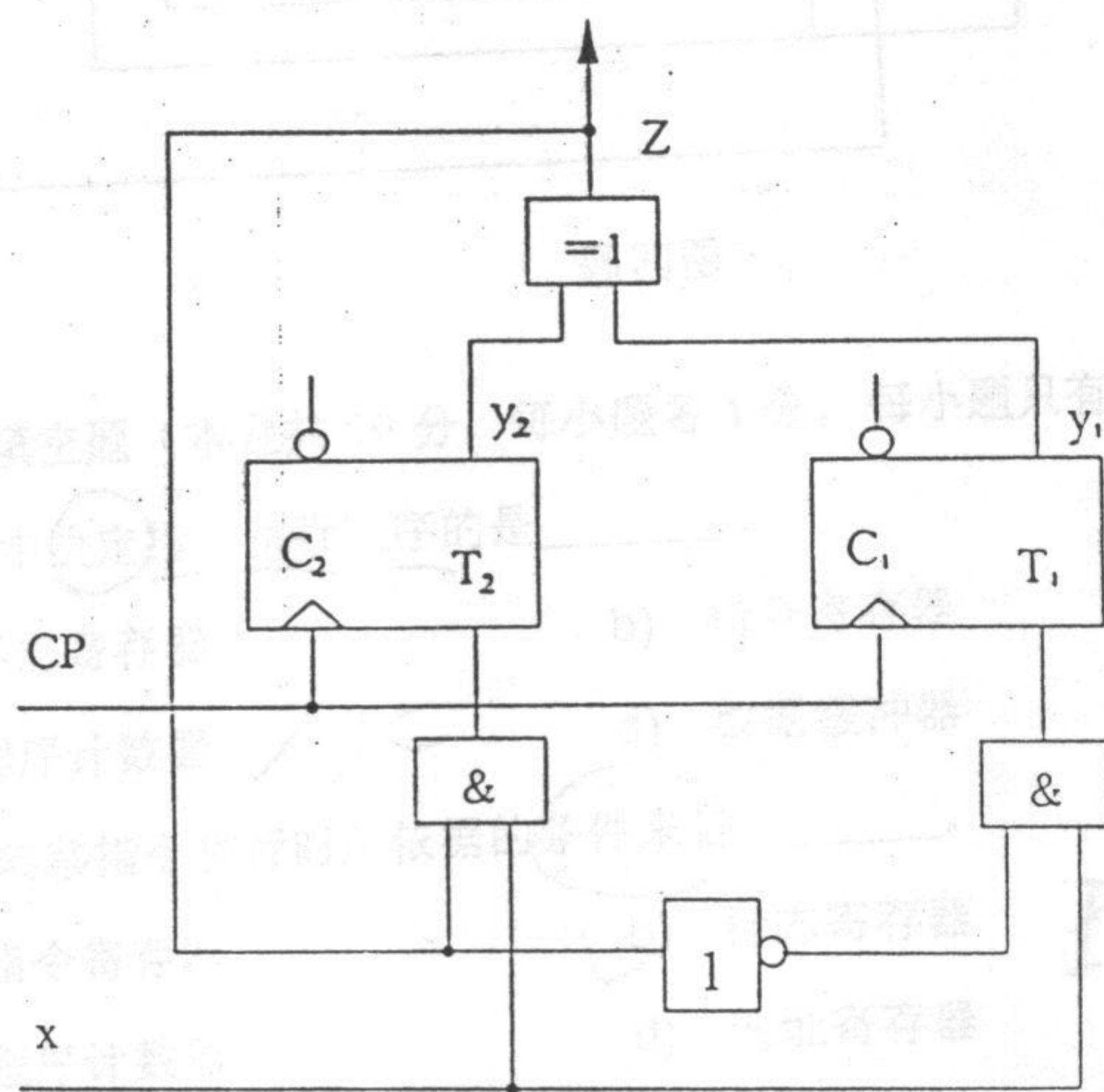
( )

3. 电平异步时序电路不允许两个或两个以上的输入同时为 1。

( )

三、(本题 8 分)

分析并化简题三图所示电路，说明该电路功能，并改用 D 触发器作为存储元件，实现其功能。

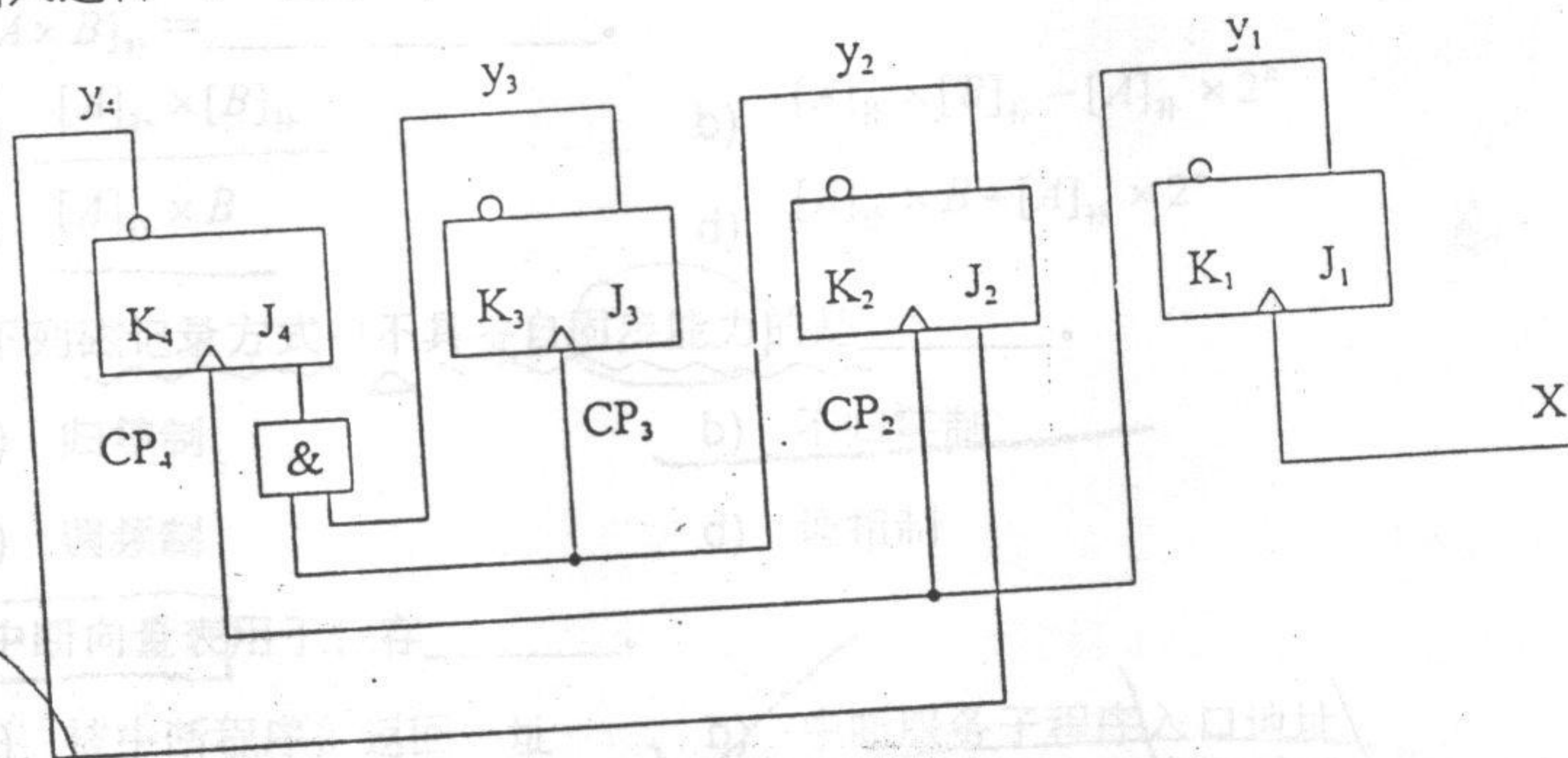


题三图



四、(本题 6 分)

分析题四图所示时序电路，说明该逻辑电路的功能（本电路未连接的输入端均按输入逻辑“1”理解）。



题四图

五、选择填空题（本题共 10 分，每小题各 1 分，每小题只有一个正确答案）

1. CPU 中 决定指令执行顺序 的是\_\_\_\_\_。

- a) 标志寄存器
- b) 指令寄存器
- c) 程序计数器 ☒ PC
- d) 数据缓冲器

2. 条件转移指令执行时所依据的 条件 来自\_\_\_\_\_。

- a) 指令寄存器
- b) ☒ 标志寄存器
- c) 程序计数器
- d) 地址寄存器

3. PCI 是一种可以配置成\_\_\_\_\_的总线。

- a) 16 位
- b) 32 位
- c) 64 位
- d) ☒ 32 位或 64 位



4. 子程序调用指令执行时, 要把当前程序计数器 (PC) 的内容存到\_\_\_\_\_。

- a) 通用寄存器
- b) 堆栈 ✓
- c) 指令寄存器
- d) 数据缓冲器

5.  $[A \times B]_{\text{补}} =$ \_\_\_\_\_。

- a)  $[A]_{\text{补}} \times [B]_{\text{补}}$
- b)  $[A]_{\text{补}} \times [B]_{\text{补}} - [A]_{\text{补}} \times 2^n$
- c)  $[A]_{\text{补}} \times B$
- d)  $[A]_{\text{补}} \times B - [A]_{\text{补}} \times 2^n$

6. 下列磁记录方式中不具备自同步能力的是\_\_\_\_\_。

- a) 归零制
- b) 不归零制 ✓
- c) 调频制
- d) 调相制

7. 中断向量表用于保存\_\_\_\_\_。

- a) 被中断程序的返回地址
- b) 中断服务子程序入口地址 ✓
- c) 中断优先级
- d) 中断源编码

8. 系统总线中地址线的功能\_\_\_\_\_。

- a) 主存单元地址
- b) I/O 端口地址
- c) 外存地址
- d) 主存单元地址或 I/O 端口地址 ✓

9. 一 RS232C 接口传送 ASCII 码字符时以 7 位数据位、1 位起始位、1 位校验位和 1 位停止位的格式传送, 波特率 9600, 则字符传送速率为\_\_\_\_\_。

- a) 960
- b) 873 ✓
- c) 1371
- d) 480

10. 磁盘是一种以\_\_\_\_\_方式存取数据的存储设备。

- a) 随机存取 ✓
- b) 顺序存取
- c) 直接存取
- d) 只读存取



### 六、(本题 10 分)

如果要用  $16K \times 8$  的 EPROM 芯片设计一个快速查表补码乘法器以实现任意两个 8 位补码(含符号位)的乘法运算。请: (1) 说明设计思路; (2) 需要多少 EPROM 芯片; (3) 画出存储芯片的扩展连接图。

### 七、(本题 6 分)

一个 16 位的浮点数, 阶码 6 位, 2 为底, 尾数 10 位, 均为补码表示。请写出: (1) 最大数和最小数的二进制表示; (2) 最大规格化数和最小规格化数的二进制表示; (3) 最接近零的正规格化数和最接近零的负规格化数的二进制表示。

### 八、(本题共 12 分, 每小题各 6 分)

1. 某计算机的存储系统由 Cache、主存和用于虚拟存储的磁盘组成。CPU 总是

从 Cache 中获取数据。若所访问的字在 Cache 中, 则存取它只需要  $20ns$ ,

将所访问的字从主存装入 Cache 需要  $60ns$ , 而将它从磁盘装入主存则需要

$1200\mu s$ 。假定 Cache 的命中率为  $0.9$ , 主存的命中率为  $0.6$ , 计算该系统访

问一个字的平均存取时间。

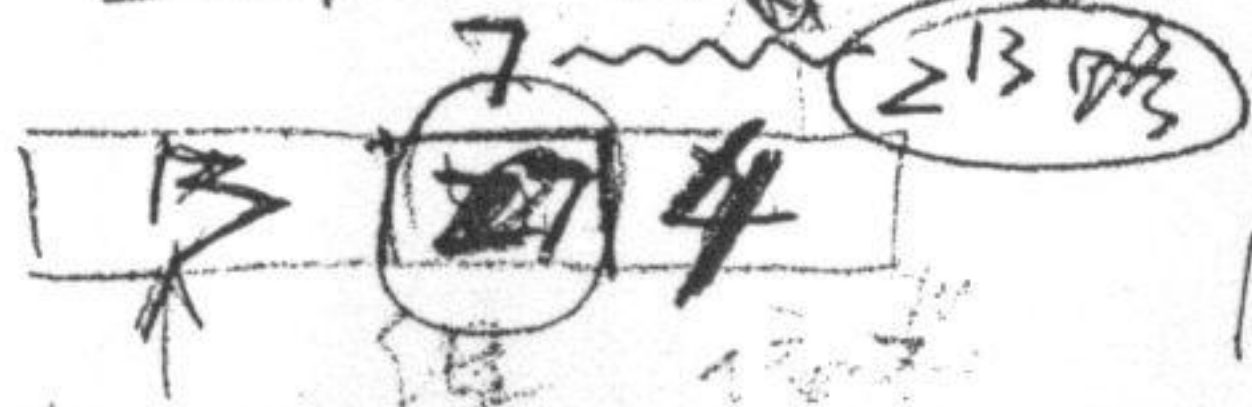
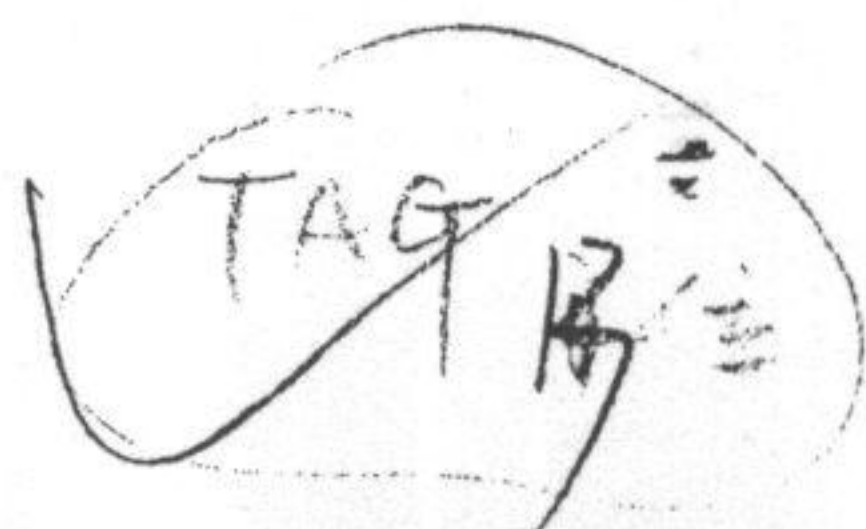
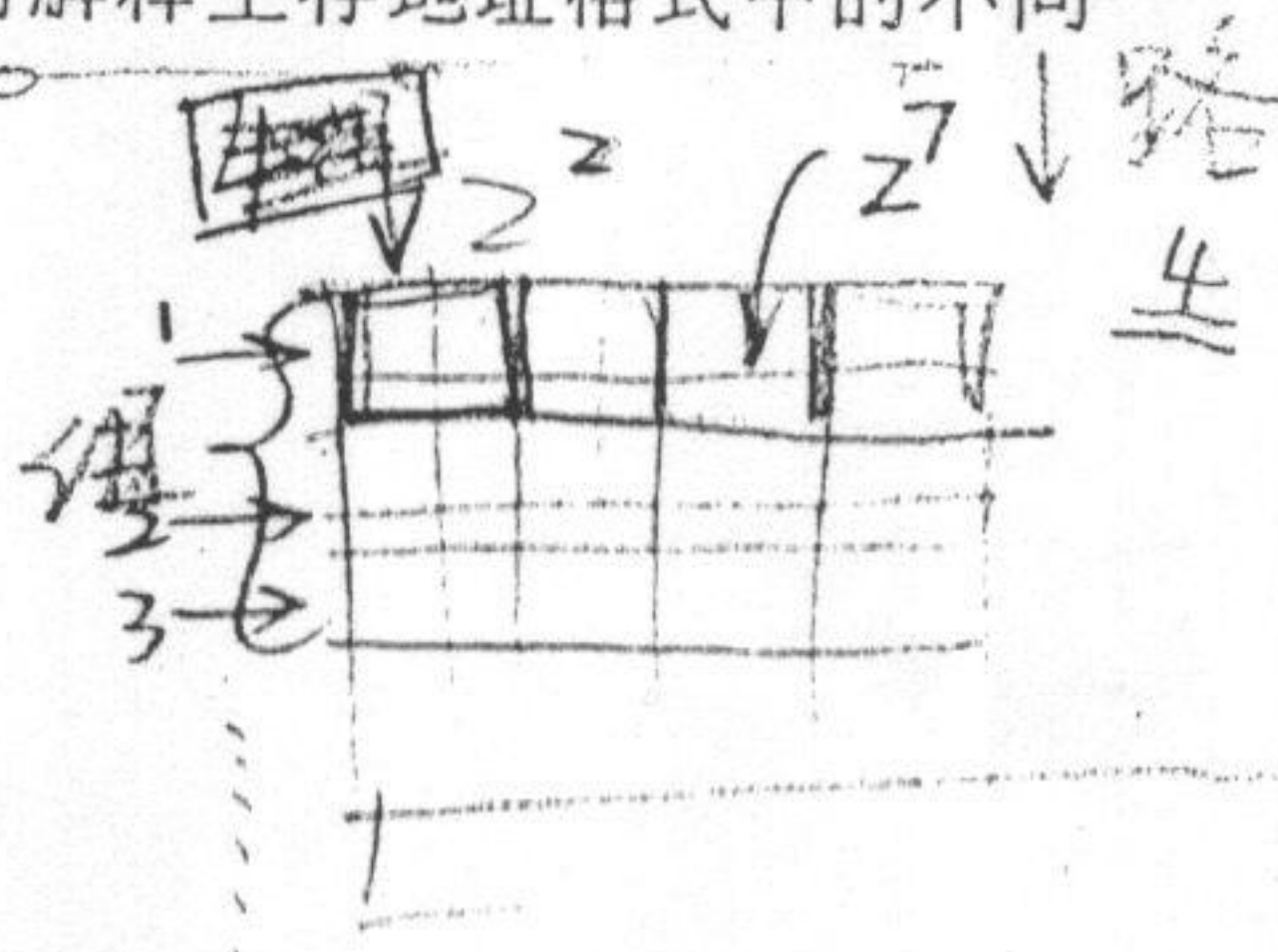
2. 某处理器包含一片内 Cache, 容量为  $8K$  字节, 且采用 4 路组相联结构, 块

的大小为 4 个 32 位字。当 Cache 未命中时, 处理器以分组方式从主存读取

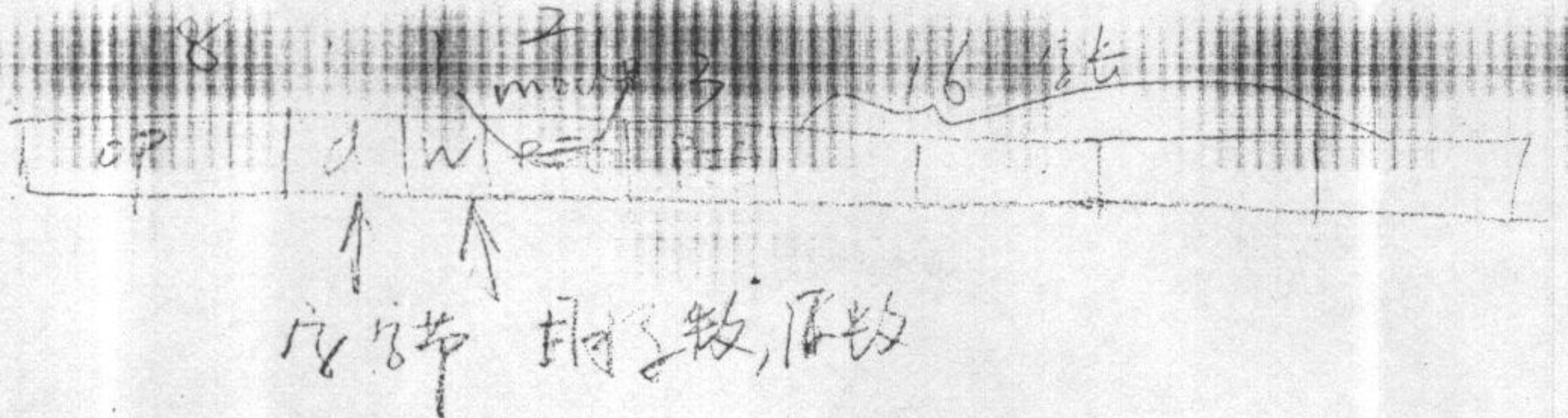
16 个字节到 Cache。假定主存容量为  $16M$ 。请说明: (1) Cache 共分多少

组? (2) 主存的地址格式, 并说明 Cache 如何解释主存地址格式中的不同

字段; (3) Cache 块标记至少应该有多少位?







九、(本题共 12 分, 每小题各 6 分)

1. 某计算机字长 16 位, 主存容量 64KB, 包含 8 个 16 位通用寄存器, 采用单字长单地址指令, 共有 100 条指令, 采用寄存器直接、寄存器间接、变址和相对四种寻址方式。请设计该计算机的指令系统。

2. 下列 Intel X86 指令按实模式操作,  $(DS) = 1000H$ ,  $(SS) = 2000H$ ,  $(BP) = 1000H$ ,  $(DI) = 0100H$ ,  $(BX) = 0300H$ , 计算各指令寻址的存储器地址。

a)  $MOV\ AL, [BP+DI]$   $[1100]$

$2000H + 1000H + 0100H$

b)  $MOV\ AX, [1234H]$

$BP - SS$

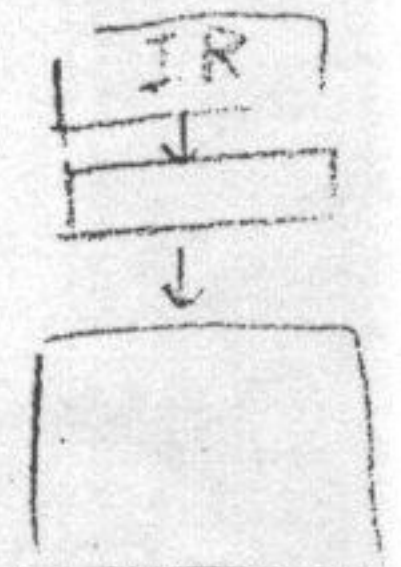
$BX \rightarrow DS$

c)  $MOV\ DX, [BX+100H]$

$(0300 + 100 + 1000H)$

d)  $MOV\ [DI], AL$

$1000H + 0100H$



十、(本题共 14 分, 第 1 小题 8 分, 第 2 小题 6 分)

1. 画出微程序控制器的原理框图, 并说明其基本工作原理。

2. 有一个 ALU 不能做减法, 但可以完成两个输入寄存器的加法, 并能对两个输入寄存器的各位进行逻辑取反, 数据以 2 的补码形式存储。请列出使该 ALU 实现减法的控制部件所必须具备的微操作, 并画出该 ALU 的逻辑结构简图。

十一、(本题 6 分)

简要说明独立请求总线控制方式的工作原理, 并画出原理简图。

