

北京航空航天大学

二〇〇三年硕士生试题

题单号: 434

微机原理及接口技术

(共 11 页)

考生注意: 所有答题务必书写在考场提供的答题纸上, 写在本试题单上的答题一律无效 (本题单不参与阅卷)。

一、(本题共 30 分, 每个空各 1 分) 填空题

1. 十进制数 574 在机器中, 对应二进制数为 ①, 压缩 BCD 为 ②, 按字符存储时 ASCII 码为 ③。
2. 已知 $[X]_{\text{补}} = 11010011\text{B}$, 则 $[X]_{\text{原}} =$ ①, $[-X]_{\text{补}} =$ ②。
3. 当 ① 时, 8086 CPU 标志寄存器的 $\text{PF} = 1$ 。
4. 8086 CPU 执行 ① 指令时, CPU 测试 $\overline{\text{TEST}}$ 引脚信号。
5. 设 $\text{SP} = 2700\text{H}$, $\text{AX} = 4321\text{H}$, $\text{BX} = 8765\text{H}$, 则执行

PUSH AX

PUSH BX

POP AX

后, $\text{SP} =$ ①, $\text{AX} =$ ②, $\text{BX} =$ ③。

6. INTO 指令通常在 ① 指令之后, 其中断类型号为 ②。
7. MS-DOS 系统调用在中断向量表中的类型号为 ①。
8. 若 $\text{CS} = 2000\text{H}$, $\text{IP} = 367\text{AH}$, 则物理地址为 ①。

9. I/O 端口的寻址方式一般有 ① 和 ② 两种。
10. CPU 对两个无符号 8 位二进制数进行加法运算后, 结果为 0EH, 且标志位 CF=1, OF=1, SF=0, 其结果应为十进制数 ①。
11. 3 片 8259 级联, 最多可接 ① 个可屏蔽中断源。
12. 指令 JMP SHORT NEXT1 的指令代码存放的偏移地址为 0123H (该指令第一字节所在地址), 指令机器码为: EBEFH, 该指令执行后, IP= ①。
13. 8086 的 ALE 信号的作用是 ①。
14. 8086CPU 上电复位后, CS= ①, IP= ②, DS= ③, SP= ④。
15. RS-232-C 标准中规定逻辑 1 信号电平是 ①。
16. 需定时刷新的存储器是 ①。
17. 8086 中可被屏蔽的中断有 ①。
18. 8086 CPU 响应中断时, 自动保护 ① 寄存器内容入栈。
19. 若一个 16 位定时/计数器计数频率为 1MHz, 其最大定时时间为 ① ms。
20. 异步串行通信的数据格式为 1 位起始位, 7 位数据位, 1 位奇偶校验位, 1 位停止位, 若采用 9600 波特率, 则每秒钟可传送 ① 个字符。

二、(本题共 10 分, 每小题 1 分) 判断题:

1. 8086CPU 的 AD0~AD15 在执行指令时, 先传数据, 后传地址。
2. 当 CPU 速度快而存储器速度慢时, 为能实现正确地读写存储器, 可降低时钟频率。
3. 运算类指令的运行都将会影响到标志寄存器的 ZF 和 CF。
4. 若标志寄存器 IF=1, 则无论何时, 只要 INTR 有效, 8086 就会立即响应中断请求。

5. 单独的锁存器及缓冲器均可作为输入接口使用。
6. 8086CPU 取指令和执行指令可以重迭操作。
7. 中断服务程序可放在存储器的任何区域。
8. 异步串行通信接口的全双工方式指的是同一接口可同时发送和接收数据。
9. 8255A 上电复位后, 所有数据端口都为输出方式。
10. 伪指令在编译过程中, 将不会产生机器码。

三、(本题共 20 分, 每小题 4 分) 简答题

1. 可屏蔽中断响应过程中为何有两个 \overline{INTA} 周期?
2. 简述子程序调用与返回的过程。
3. 8086 系统正以单步方式运行某用户程序 (IF=1) 时, 若 INTR 引脚出现中断请求, 用流程图画出 8086 处理此二种同时出现的中断过程。
4. 若中断源的中断类型码为 4AH, 中断服务的程序入口地址为 3500H: 12A4H, 试将入口地址填入中断向量表中, 编写一段程序实现此过程, 并用图说明其在中断向量表中是如何存放的。
5. 画图说明下列语句所分配的存储空间及初始化的数据值。

WORD_VAR DW 3 DUP(0,1,2),?, -5, 'BC', 256H

四、(本题共 20 分, 每个空 2 分) 阅读程序并完成填空。

1. 在数据段 ADDR1 地址处有 200 个字节, 要传送到数据段地址 ADDR2 处。

MOV AX, SEG ADDR1

MOV DS, AX

MOV ES, ①

MOV SI, ②

MOV DI, OFFSET ADDR2

MOV ③, 200

CLD

REP ④

2. ADDR1 开始的单元中连续存放两个双字数据, 将其求和存放在 ADDR2 开始的单元。

MOV CX, 2

XOR BX, BX

CLC

NEXT: MOV AX, [ADDR1+BX]

ADC AX, ①

MOV [ADDR2+BX], AX

ADD ②, 2

③ NEXT

3. 设初值 AX=1234H, BX=5678H, DX=0ABCDH, 则执行下面一段程序后,

AX= ①, BX= ②, DX= ③。

MOV CL, 4

SHL DX, CL

MOV BL, AH

SHL AX, CL

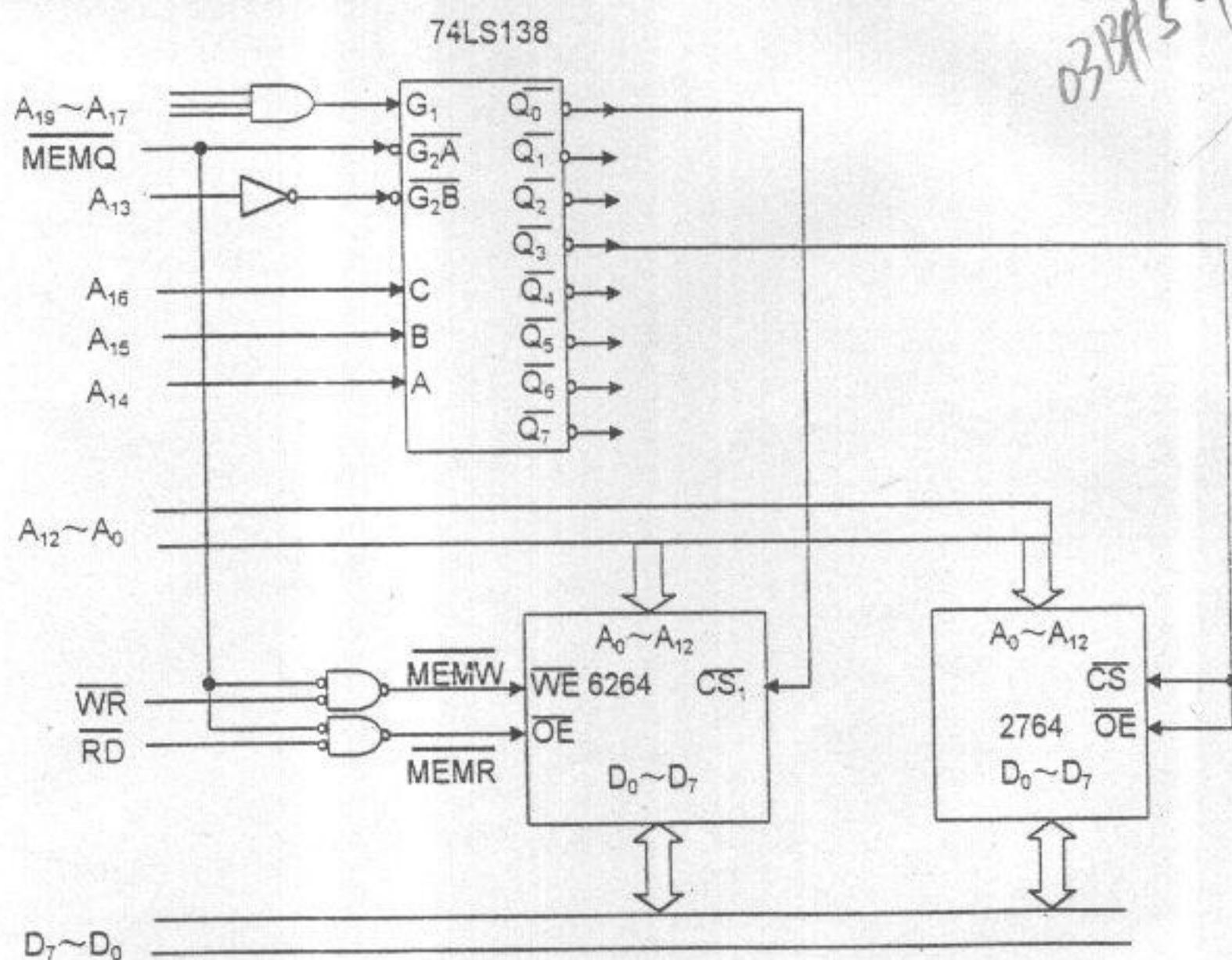
SHR BL, CL

OR DL, BL

五、(本题 15 分) 编写一个完整的汇编程序, 把 50 个字节的数组中的正数、负数、零挑选出来, 分别将正数、负数存入正数、负数数组, 并计算其中正数、负数和零数据的个数, 存入内存变量中。

六、(本题 10 分) 已知题六图给出了某 8 位微机系统两块内存的原理接线。问:

1. 说明两块内存区域的地址范围。
2. 试编写一段汇编语言程序将内存 6264 中首地址开始的 20 个字节清零。



题六图

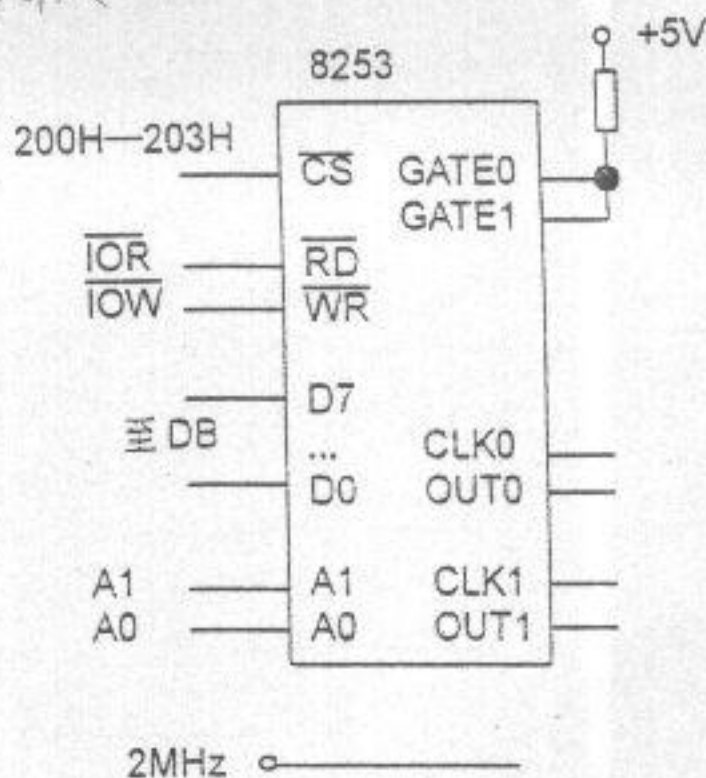
七、(本题共 10 分, 每小题各 5 分) 已知原理图如题七图所示, 8253 的控制字格式如附表 1 所示。设有 2MHz 方波信号源, 若利用 8253 的 0#和 1#计数器进行串联分频, 使在 1#计数器的输出端输出分频后的波形。要求:

1. 画出电路中缺少的连线。
2. 已知有关初始化程序如下, 问: 8253 的 0#和 1#计数器各输出什么波形, 频率各是多少?

8253 初始化程序:

```
MOV DX, 203H
MOV AL, 25H
OUT DX, AL
MOV AL, 56H
OUT DX, AL
MOV DX, 200H
MOV AL, 1
OUT DX, AL
INC DX
MOV AL, 64H
OUT DX, AL
```

03BH56X



题七图

附表 1、8253 控制字格式

A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
1	1	SC1	SC0	RL1	RL0	M2	M1	M0	BCD

$$SC_1SC_0 = \begin{cases} 00 & \text{计数器 0\#控制字} \\ 01 & \text{计数器 1\#控制字} \\ 10 & \text{计数器 2\#控制字} \\ 11 & \text{非法} \end{cases}$$

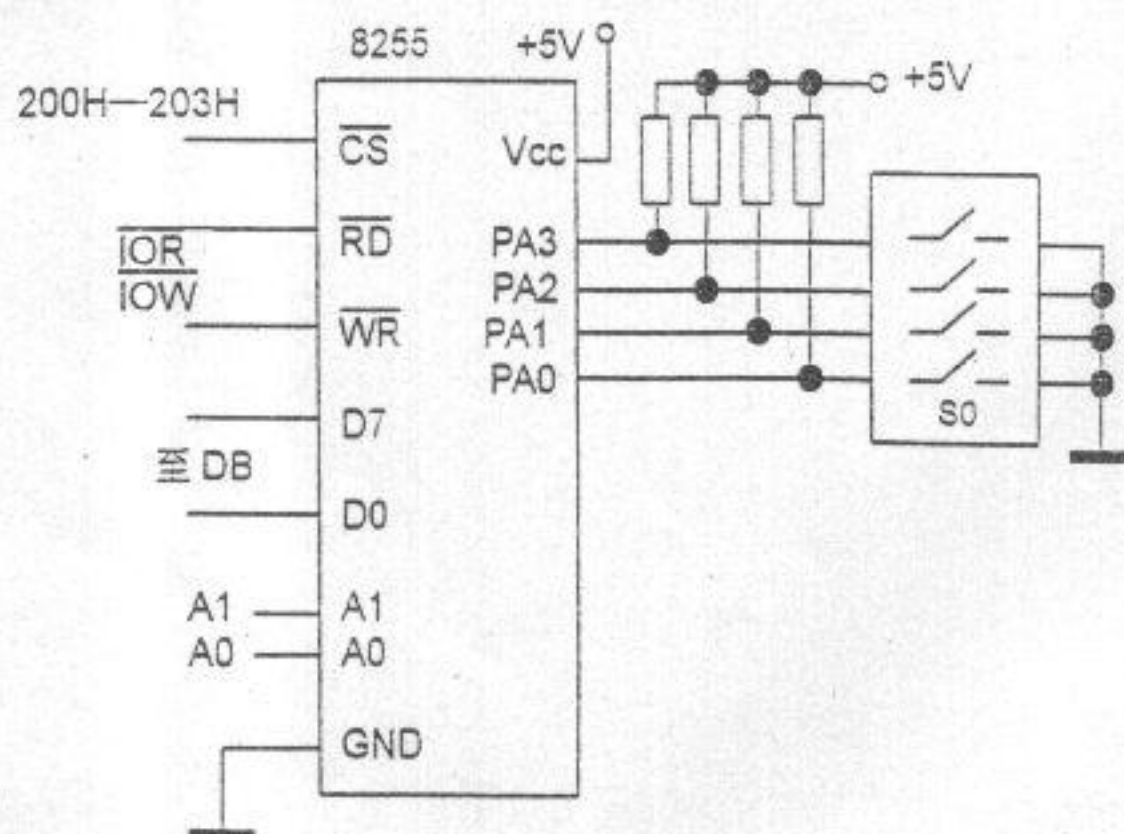
$$RL_1RL_0 = \begin{cases} 00 & \text{当前计数值锁存} \\ 01 & \text{读/写低 8 位数据} \\ 10 & \text{读/写高 8 位数据} \\ 11 & \text{读/写 16 位数据, 先低 8 位后高 8 位} \end{cases}$$

$$M_2M_1M_0 = \begin{cases} 000 & \text{8253 工作在方式 0} \\ 001 & \text{8253 工作在方式 1} \\ X10 & \text{8253 工作在方式 2} \\ X11 & \text{8253 工作在方式 3} \\ 100 & \text{8253 工作在方式 4} \\ 101 & \text{8253 工作在方式 5} \end{cases}$$

BCD=1: 8253 工作在十进制计数器方式, BCD=0: 8253 工作在二进制计数器方式

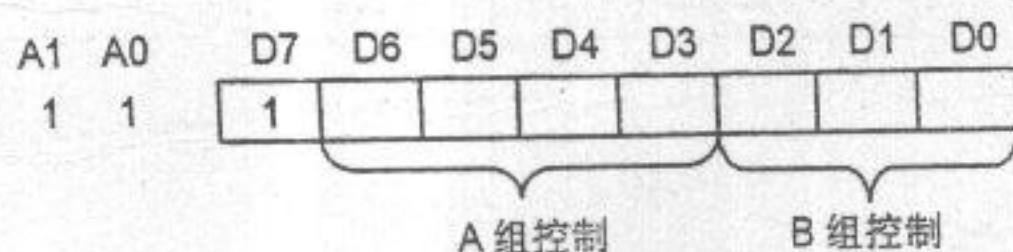
八、(本题 10 分) 已知原理图如题八图所示, 以及 8255A 控制字格式如附表 2 所示。图中的自下而上 4 个开关依次为 S0、S1、S2、S3, 试对该原理图进行编程, 使满足下表要求, 并使同时检测到开关状态中若有奇数个打开时, 则退出程序。

开关状态				微机 屏幕显示
S3	S2	S1	S0	
闭	闭	闭	闭	0
闭	闭	闭	开	1
闭	闭	开	闭	2
闭	闭	开	开	3
闭	开	闭	闭	4
闭	开	闭	开	5
闭	开	开	闭	6
闭	开	开	开	7
开	闭	闭	闭	8
开	闭	闭	开	9
开	闭	开	闭	A
开	闭	开	开	B
开	开	闭	闭	C
开	开	闭	开	D
开	开	开	闭	E
开	开	开	开	F



题八图

附表 2、8255A 控制字格式



$D_6D_5 = \begin{cases} 00 & \text{A 组工作在方式 0} \\ 01 & \text{A 组工作在方式 1} \\ 1X & \text{A 组工作在方式 2} \end{cases}$

$D_4 = \begin{cases} 0 & \text{A 口为输出} \\ 1 & \text{A 口为输入} \end{cases}$

$D_3 = \begin{cases} 0 & \text{C 口高 4 位为输出} \\ 1 & \text{C 口高 4 位为输入} \end{cases}$

$D_2 = \begin{cases} 0 & \text{B 组工作在方式 0} \\ 1 & \text{B 组工作在方式 1} \end{cases}$

$D_1 = \begin{cases} 0 & \text{B 口为输出} \\ 1 & \text{B 口为输入} \end{cases}$

$D_0 = \begin{cases} 0 & \text{C 口低 4 位为输出} \\ 1 & \text{C 口低 4 位为输入} \end{cases}$

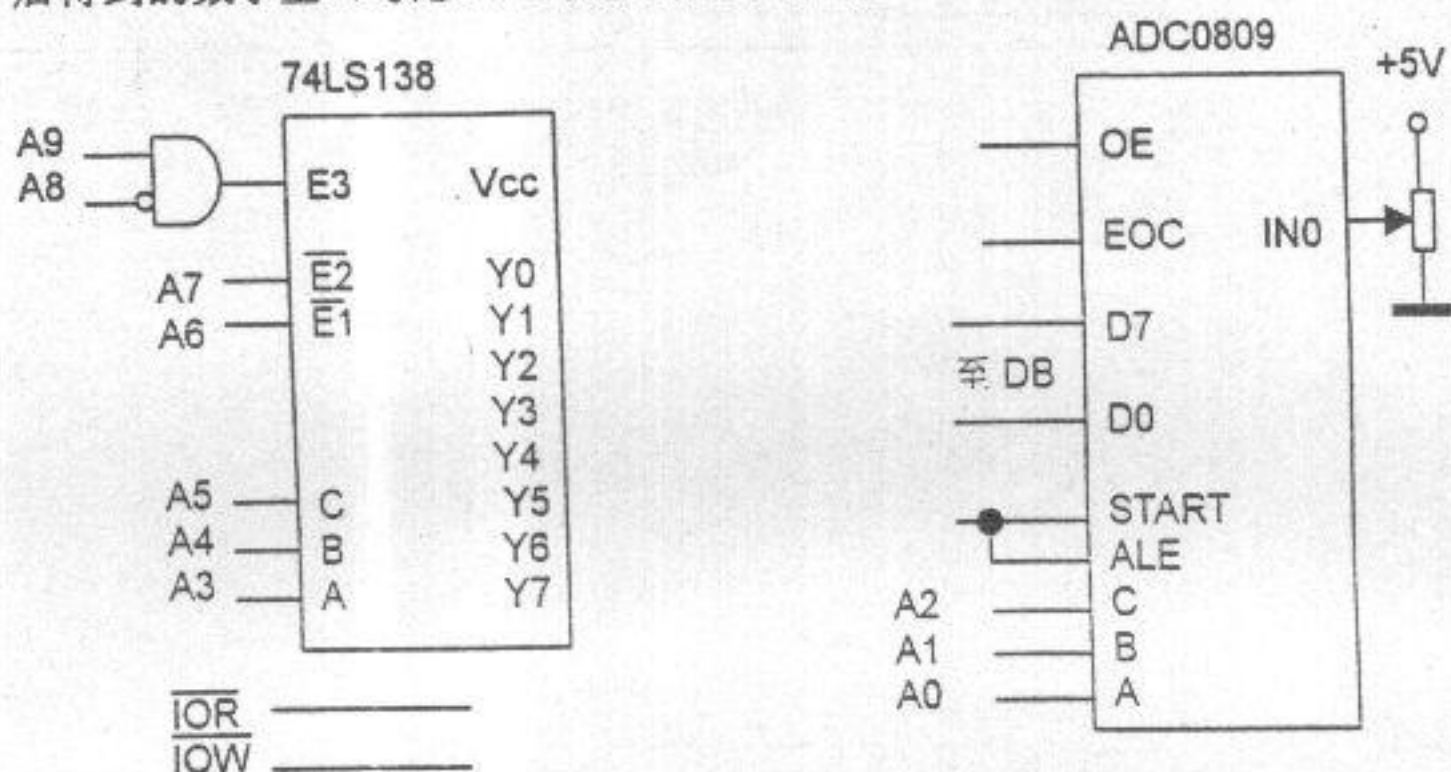
九、(本题共 15 分, 每小题各 5 分) 已知部分 A/D 转换器原理图如题九图所示。

适当添加逻辑电路, 满足如下要求:

1. 使当 CPU 对 200H—207H 所对应的 I/O 地址进行写时, 能启动 ADC0809 的通道 0—通道 7 进行 A/D 转换;
2. 使当 CPU 对 200H—207H 所对应的 I/O 地址进行读时, 能读入 A/D 转换后

得到的数字量:

3. 编写汇编语言程序实现启动 ADC0809 的 0 通道进行 A/D 转换, 并读入转换后得到的数字量 (考虑 A/D 转换的延时时间)。



题九图

十、(本题共 10 分, 每小题 5 分) 已知原理图如题十图所示, 以及相应程序如下:

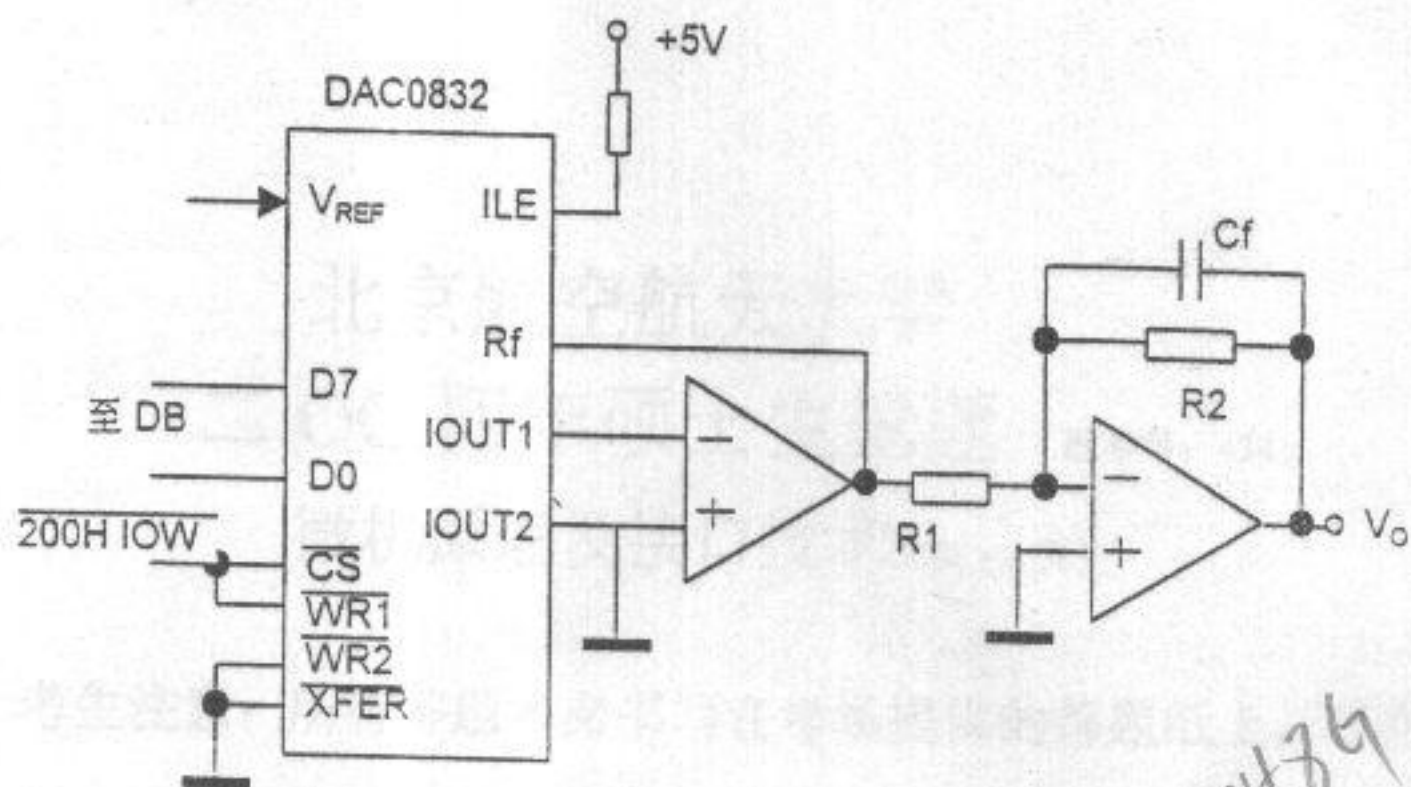
```
MOV DX, 200H
```

```
MOV AL, 0FFH
```

OUT DX, AL

要求:

1. 当 V_{REF} 端输入正弦信号时, 忽略 R_2 的影响, 画出与 V_{REF} 对照的 V_O 端输出波形。
2. 讨论 R_2 和 C_f 对 V_O 端输出波形的幅值及相位的影响。



题十图

03B186