

1999年北京理工大学模拟与数字电路考研试题

考研加油站收集整理 <http://www.kaoyan.com>

说明：请统考考生答一，二，三1、2，四，五，六，七，八，九，十，十一题；

请单独考生答一，二，三2、3，四，五，六（任选四小题），七，八，

九，十，十一题。

一. 填空（每空1分，共10分）

1. 双极型半导体三极管（BJT）工作在放大区的偏置条件是\_\_\_\_\_。

2. 图1所示为某MOS管放大电路的外部电路，由图即可判定该管为\_\_\_\_\_型MOS管。

3. 某PNP管共发射极放大器在输入正弦信号时的输出电压  $u_o$  波形如图2所示，由此可认定它出现了\_\_\_\_\_失真。为消除此种失真，应将其静态工作点电流  $I_{CQ}$  调\_\_\_\_\_。

4. 已知某放大器的电压增益函数为

$$A_v(s) = \frac{10^{16} s^2}{(s+5)(s+20)(s+10^6)(s+10^7)}$$

故其中频电压增益为\_\_\_\_\_dB，上限频率约为\_\_\_\_\_Hz，下限频率约为\_\_\_\_\_Hz。

5. 电压并联负反馈适用于信号源内阻\_\_\_\_\_的场合，它可以稳定放大器的\_\_\_\_\_增益。

6. 已知某乙类放大器输出电压幅度与电源电压之比为0.8，所以其效率约为\_\_\_\_\_。

二. (16分) 放大电路如图3所示，已知  $\beta=50$ ,  $r_{be}=174\Omega$ ,  $U_{BE}=0.7V$ ,  $r_{cc}$  可视为开路,  $I_{CBO} \approx 0$ ,  $C_1, C_2, C_3$  可视为交流短路,  $C_{bc}=50pF$ ,  $C_{be}=3pF$ . 试求：

1. 静态工作点电流  $I_{CQ}$ ;
2. 源电压增益  $A_{us} = U_o / U_s$ ;
3. 输入电阻  $R_i$  及输出电阻  $R_o$ ;
4. 上限频率  $f_H$ 。

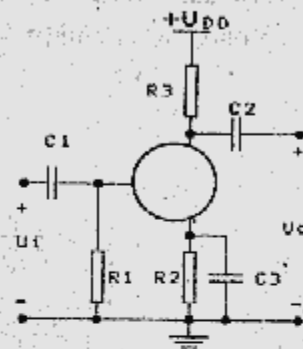


图1

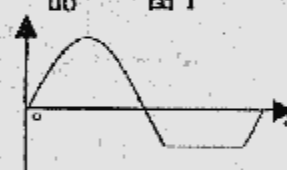


图2

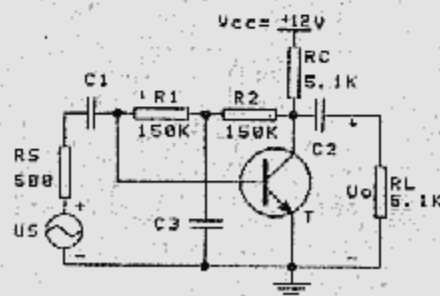


图3

三、(5×2=10分)

1. 在图4中, 已知  $I_0 = 1\text{mA}$ , 温度的电压当量  $V_T = 25\text{mV}$ ,  $u_i = 10\sin\omega t$  [mV]。假设电路工作于线性区, 且管子的  $\beta$  很大, 请画出  $u_o$  波形示意图。
2. 判断图5中的反馈类型和极性; 若  $u_i = 1\text{V}$ , 求  $u_o = ?$  假设集成运放是理想的。
3. 已知图6中的  $I_0 = 1.2\text{mA}$ , 管子的  $\beta = 50$ ,  $r_{bb'} = 300\Omega$ ,  $V_T = 26\text{mV}$ ,  $U_i = 20\text{mV}$ 。试求  $u_o$  的值。

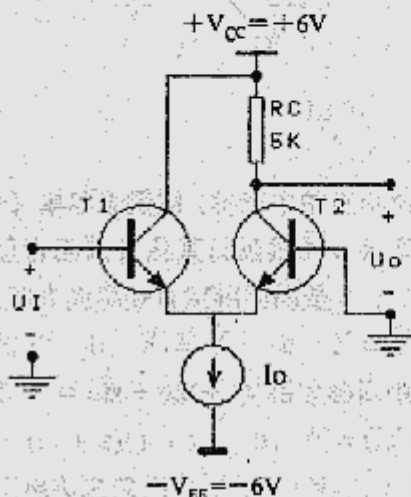


图4

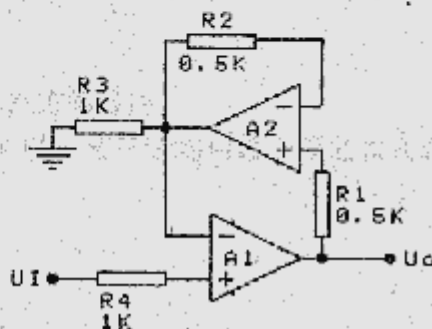


图5

- 四、(6分) 试用一块集成运放(只允许用一块!)和若干个电阻组成一电路, 使其能进行下列运算:

$$u_o = 2u_{i1} + 5u_{i2} - 3u_{i3} - 0.2u_{i4}$$

限定电路中的电阻不得超过  $150\text{K}\Omega$ 。

(要求画出电路图, 并求出电路中的各个电阻值。不允许以 “ $-u_{i1}$ ” 这种方式作为输入。)

- 五、(8分) 电路如图7所示, 开关  $S_1$  及  $S_2$  在  $t=0$  以前均掷于①, 而  $u_o = -6\text{V}$ 。在  $t=0$  时刻将  $S_1, S_2$  改掷于②之后, 经过多长时间  $u_o$  便由原来的  $-6\text{V}$  跳变到  $+6\text{V}$ 。请画出  $u_{o1}$  及  $u_o$  的波形。假设运放是理想的, 其最大输出电压为  $\pm 10\text{V}$ 。

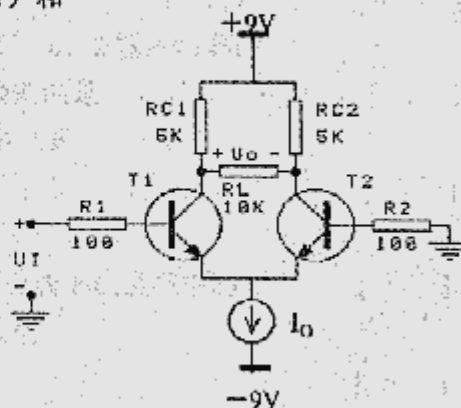


图6

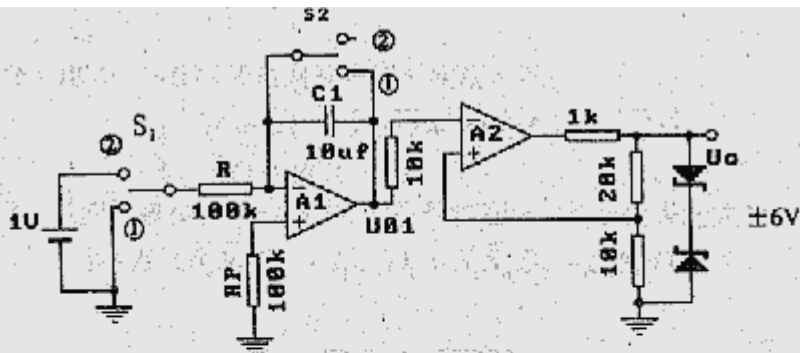


图 7

六、(8分) 单项选择题 (将选中的正确编号填在方括号内)

- 1、对于组合函数  $Y$  及其反函数  $\bar{Y}$ 、对偶函数  $Y'$ ，若三者均用最小项之和式表示，则最小项之和式的项数肯定相同的是 [ ]  
 a、 $Y$  与  $Y'$     b、 $Y'$  与  $\bar{Y}$     c、 $Y$  与  $\bar{Y}$
- 2、和函数  $F = \bar{\omega}x + \omega y + xy$  相等的函数是 [ ]  
 a、 $F = (\omega + x)(y + x)$     b、 $F = (\bar{\omega} + y)(\omega + x)$     c、 $F = \omega y + xy$
- 3、TTL 门电路之关门电平  $V_{off}$  ( $V_{IL,max}$ ) 的高、低，将直接影响门电路的 [ ]  
 a、高电平噪声容限  $V_{NH}$     b、低电平噪声容限  $V_{NL}$     c、扇出系数  $N_O$
- 4、若需实现函数  $F = (\bar{A} + \bar{E})(\bar{B} + \bar{D})$ ，则在下述 CMOS 门电路中使用门数最少的是 [ ]  
 a、2 输入或非门    b、漏极开路的 2 输入与非门    c、2 输入与非门
- 5、下述不同结构的 J-K 触发器中，抗干扰能力最差的是 [ ]  
 a、CMOS 主从式    b、负边沿式    c、TTL 主从式
- 6、若将 D 触发器转换成 T 触发器，则应令 [ ]  
 a、 $T = D \oplus Q$     b、 $D = T \oplus \bar{Q}$     c、 $D = T \oplus Q$
- 7、数字万用表中将模拟量转换成数字量的 ADC 应选下述类型中的 [ ]  
 a、双积分型    b、逐次逼近型    c、并行比较型
- 8、下述论述中，最确切的说法是： [ ]  
 a、ROM 和 PLA 实现之函数均用与或式描述。  
 b、ROM 和 PLA 实现之函数分别用最小项之和式和最简与或式描述。  
 c、ROM 和 PLA 实现之函数分别用最小项之和式和最简或与式描述。

七、(8分) 用4-1MUX (数据选择器) 实现函数:

$$\begin{cases} F = \bar{A}C + \bar{A}B\bar{D} + ABC\bar{D} + A\bar{B}\bar{C}\bar{D} \\ \bar{A}D + B\bar{C}\bar{D} = 0 \end{cases}$$

允许加门, 但应尽量少。4-1MUX 的符号如图8, 其函数表达式为:

$$Y = \bar{E} (\bar{S}_1\bar{S}_0D_0 + \bar{S}_1S_0D_1 + S_1\bar{S}_0D_2 + S_1S_0D_3)$$

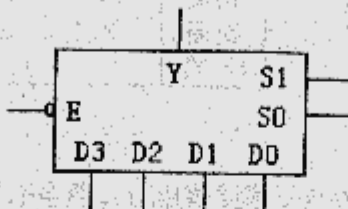


图8

八、(10分) 图9是一个4位二进制加法器74LS283, 图中  $A_4 \sim A_1$  和  $B_4 \sim B_1$  分别表示被加数和加数,  $C_0$  为较低位的进位;  $S_4 \sim S_1$  为和,  $C_4$  为向较高位的进位。试用该加法器和门电路设计8421BCD码 $\rightarrow$ 5421BCD码的转换器。要求:

- (1) 列出两种码制的编码表, 设8421码用  $D_8, D_4, D_2, D_1$  表示, 5421码用  $E_5, E_4, E_2, E_1$  表示;
- (2) 简写设计思路和过程;
- (3) 画出逻辑图。

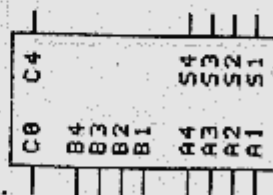


图9

九、(10分) 按步骤分析图10所示由74LS161组成的电路。要求写出其驱动(控制)方程, 导出其完整的状态转换表和状态转换图, 并说明电路的功能。

74LS161是4位二进制同步计数器, 图中  $P_3 \sim P_0$  为并行数据输入端,  $P_3$  为最高位,

$Q_3 \sim Q_0$  为并行输出端,  $Q_3$  为最高位, TC 为串行进位输出端, 其它各脚功能见左下表。

MR	PE	CEP	CET	CLK	功能
L	X	X	X	X	清零
H	L	X	X	↑	置数
H	H	H	H	↓	计数
H	H	L	H	X	保持
H	H	X	L	X	保持 TC=0

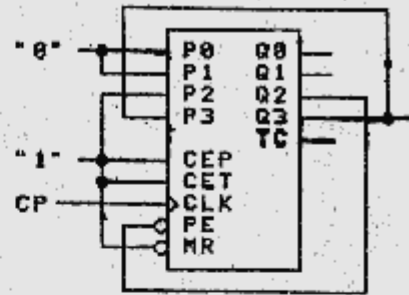


图 10

十. (10分) 设计一个时序电路。该电路能顺次产生三个节拍信号  $P_1$ ,  $P_2$ ,  $P_3$  和控制信号  $Y$ , 其输入、输出信号间的时间关系如图 11 所示。试用维持-阻塞 D 触发器和少量门实现。要求电路能自启动, 输出信号无毛刺。

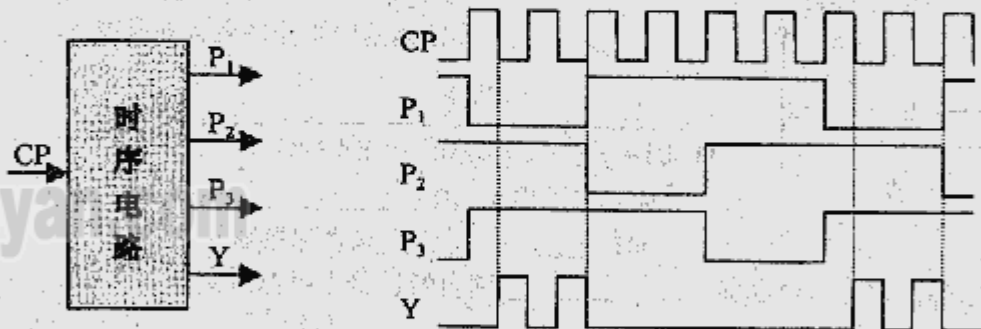


图 11

十一. (4分) 图 12 是一个单稳态触发器。要求:

- (1) 说明该电路的类型;
- (2) 画出该电路正常工作时  $V_i$  和  $V_o$  的同步波形。

