

# 清华大学硕士生入学考试试题专用纸

准考证号 \_\_\_\_\_ 系 \_\_\_\_\_ 别 \_\_\_\_\_ 考试日期 95.1.16 年

专 业 \_\_\_\_\_ 考试科目 计算机原理

## 试题内容:

- 一、某计算机模型具有以下特点: ① 有64条指令; ② 为二地址指令, 有直接寻址, 立即数寻址和相对寻址三种寻址方式; ③ 有16个通用寄存器, 算术逻辑运算指令的操作数在通用寄存器中, 运算结果也送往通用寄存器; ④ 取数/存数 (Load/Store) 指令在通用寄存器和存储器之间传递数据; ⑤ 存储器容量为64KB, 按字节编址。

1. 请设计算术逻辑运算指令, 取数/存数指令和相对转移指令的指令格式, 并简述理由。

2. 请画出该模型的CPU逻辑框图。 (20分)

- 二、某计算机模型的指令和数据长度均为32位, CPU和存储器之间的数据总线宽度亦为32位。在CPU中执行一次算术运算的时间为100ns, 访问一

次存储器的时间为  $300\text{ns}$ ，读/写通用寄存器的时间忽略不计。请分别描述下述各种情况计算执行一条算术运算指令和一条取数/存数指令的最少时间。

1. 指令顺序执行（即一条指令执行完后才能执行下一条指令），指令和数据存放在一个存储器中。

2. 指令顺序执行，有独立分开的指令存储器和数据存储器。

3. 设置指令流水线（即相邻指令可重叠执行），指令和数据存放在一个存储器中（无 Cache）。

4. 设置指令流水线，有独立分开的指令存储器和数据存储器（无 Cache）。

5. 设置指令流水线，指令和数据共用一个 Cache。访问 Cache 的时间为  $100\text{ns}$ 。

6. 设置指令流水线，指令 Cache 和数据 Cache 分开，访问 Cache 的时间为  $100\text{ns}$ 。

(12分)

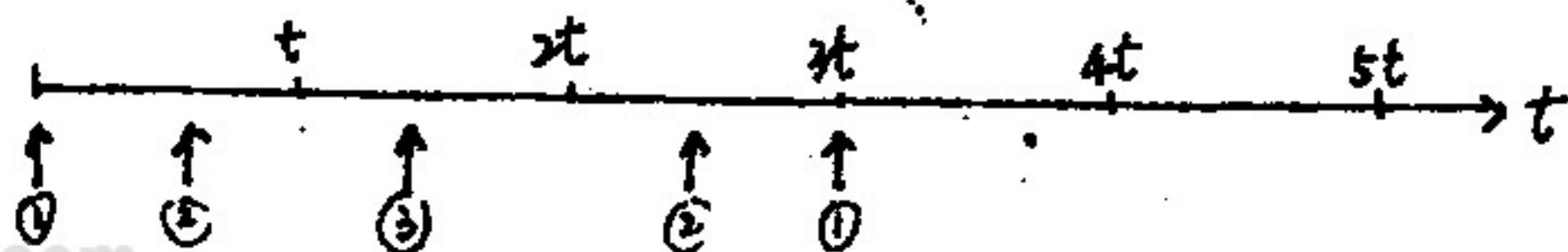
三、分析第二题答案，可得出哪些结论？

(4分)

## 清华大学硕士生入学考试试题专用纸 (续页)

考试科目 \_\_\_\_\_

四、某计算机的外部设备具有三级中断功能, 中断响应次序基本上由硬件排队电路决定, 但可利用各个外部设备控制器的中断屏蔽控制位来封锁本设备的中断请求信号。设所有中断处理程序的执行时间相同, 均为  $t$ , 在  $5t$  时间内共发生 5 次中断请求信号, 如下图所示:



其中①表示 1 级中断设备发出的中断请求信号, 优先级最高, ②次之, ③最低。

1. 请图示出各个中断处理程序占用的时间段及中断程序完成的次序。
2. 软件进行干预, 当执行中断处理程序③时, 屏蔽 2 级中断。请图示出各个中断处理程序占用的时间段及中断程序完成的次序。

(10分)

五. 国标 GB 2312 收集了常用汉字 6763 个, 每个汉字机内码用几个字节表示? 如用  $16 \times 16$  点阵表示一个汉字, 其组成的汉字库容量为多少? (4分)

清华大学硕士生入学考试试题专用纸 (续页)

考试科目 数字逻辑

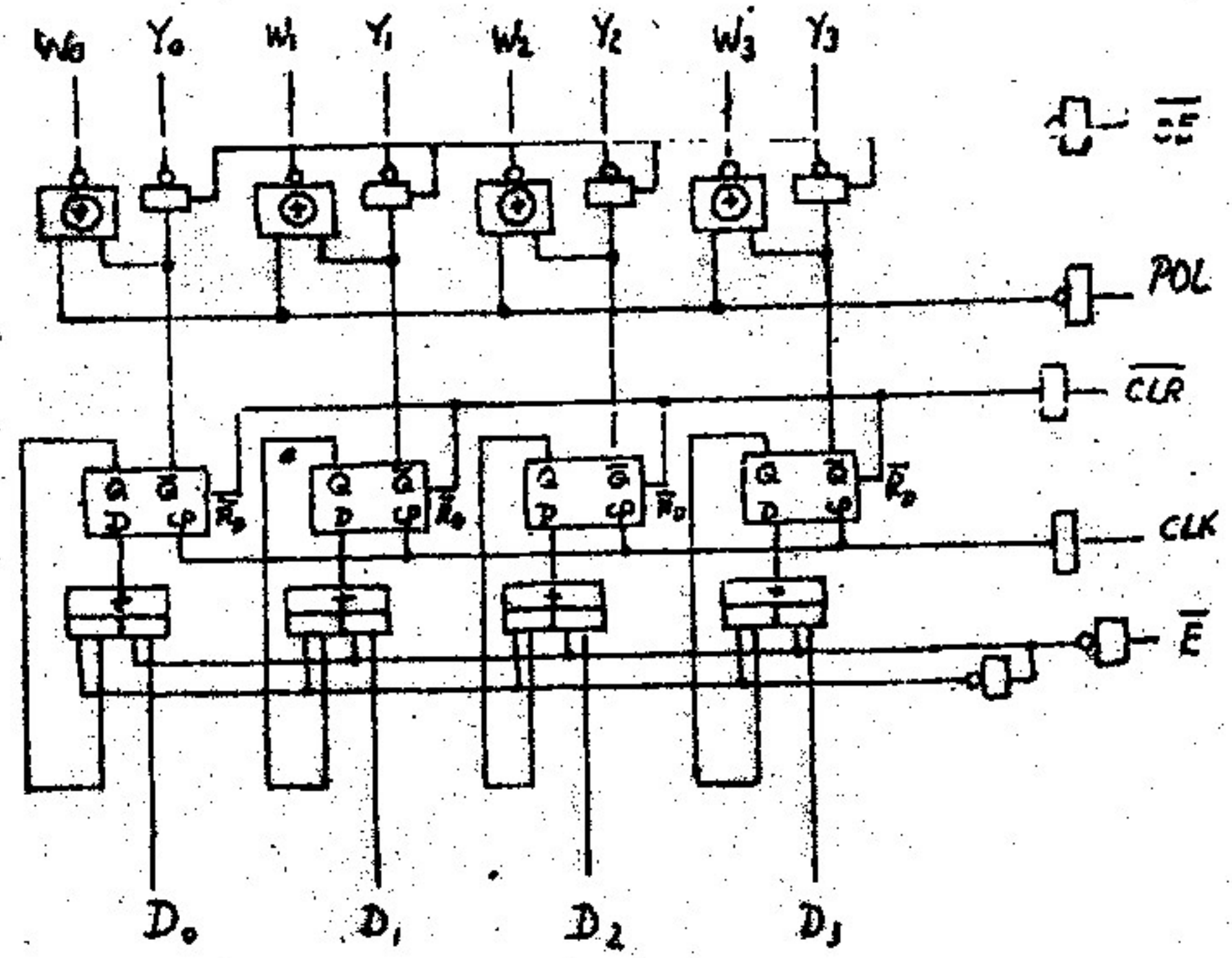
205



有下列电路。


10分

(一) 用简练的文字，叙述电路的功能

(二) 给出电路的功能表。要求功能表准确、简单、明了。 10分



图中， 为异或非门， 为与或非门。

 为三态及相门； 触发器为正沿D型触发器  
 $\bar{R}_0$  为直接置零端

10分

(一) 将D功能触发器改成J-K功能触发器。

5分

(二) 画出一个四输入、四个P项、四输出

PLA

简图，写入内容自行确定。

5分

20分

3. 设计一个五进制计数器，要求能在控制端作用下，完成加1或加2功能。可用记忆元件为正沿D型触发器。画出计数器逻辑图。