

2000 年西安电子科技大学半导体集成电路考研试题

考研加油站收集整理 <http://www.kaoyan.com>

2000 年西安电子科技大学半导体集成电路试题

一. (10分)
 标准PN结隔离工艺, 试画出磷扩散电阻的剖面图, 如何消除有源寄生效应? 磷扩散电阻有何应用?

二. (10分)
 试画出六管单之TTL与非门电路, 与五管单之相比, 定有哪些优缺点? 若将它改造成STTL电路, 哪些晶体管要加有特基=极管? 为什么?

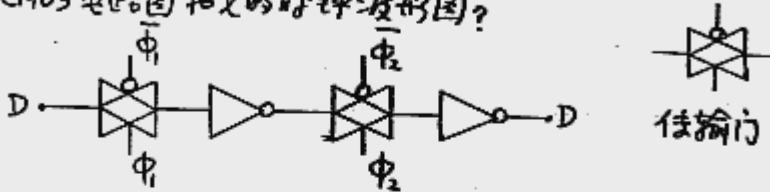
三. (10分)
 下图是一个简易TTL与非门电路. 假定 T_2 管的饱和度 $S=4$, $\beta=20$, $R_1=R_2=4K\Omega$, 该电路最多能带几个同类负载? 若 $R_1=R_2=2K\Omega$, 又如何? 从中可得出什么结论?

四. (10分)

简述 ECL 电路和 CMOS 电路的优缺点?

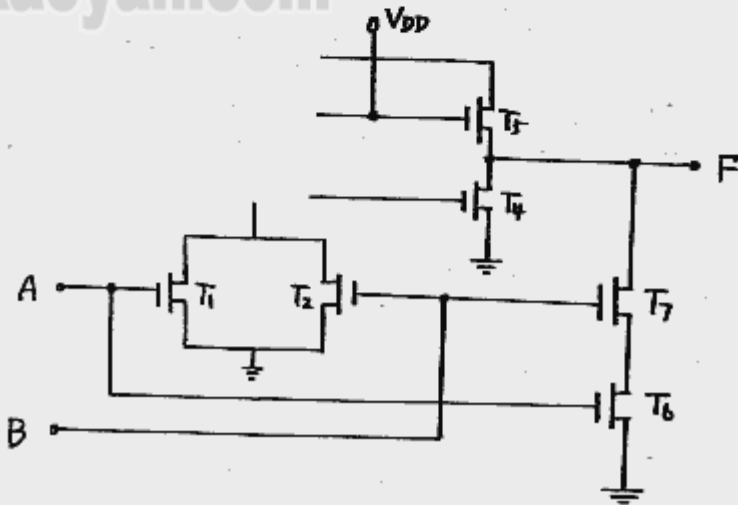
五. (10分)

下图为动态 CMOS 移位寄存器单元之逻辑图. 试画出该单元的 CMOS 电路图和其的时钟波形图?



六. (10分)

下图为 E/E MOS 门电路. 试写出图中 E 点和 F 点的逻辑表达式. 若使该电路与同类倒相器具有相同功能 (该倒相器 $(\frac{W}{L})_L = 1$, $\beta_R = (\frac{W}{L})_E / (\frac{W}{L})_L = 10$), 该门电路的各个管子的 $(\frac{W}{L})$ 应

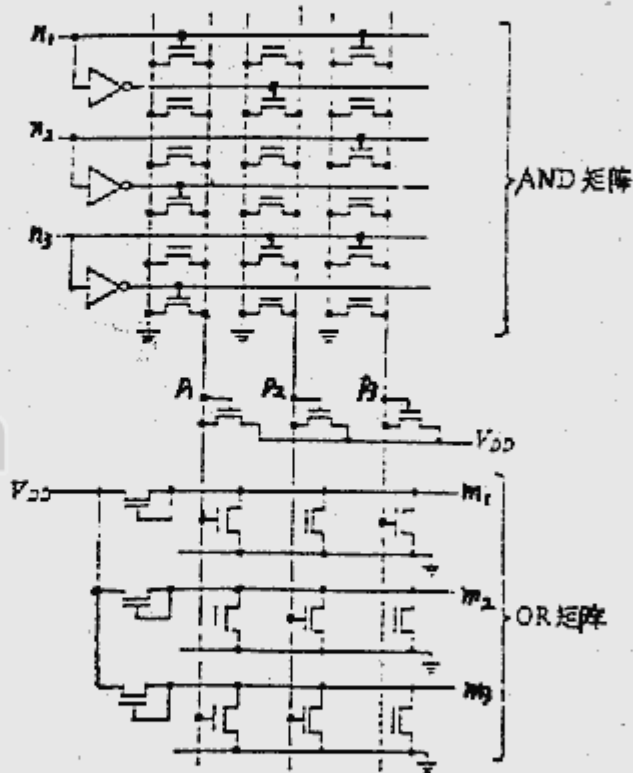


七. (10分)

画出用TTL, E/E MOS, E/D MOS 和CMOS 实现 $F = \overline{AB+C}$ 的电路图?

八. (10分)

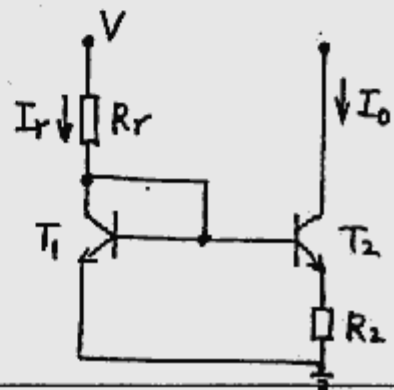
下图为一个PLA (可编程逻辑阵列) 结构, 试写出“与”矩阵输出 p_1, p_2, p_3 的逻辑函数, “或”矩阵 m_1, m_2, m_3 的逻辑函数?



九. (10分)

模拟电路中的小电流恒流源
如下图。若 $\beta \gg 1$, 试证明:

$$I_0 \approx \frac{1}{R_2} V_T \ln \frac{I_r}{I_0}$$



十. (10分)

集成运算放大器 $\mu A741$ 电路如图所示。

- 1) 划分隔离区的反则是什么?
- 2) 该电路可划分多少个隔离区?
- 3) 每一个隔离区放置哪些元件?

