

西北大学 2005 年招收攻读硕士学位研究生试题

科目名称：电子线路（含模拟、数字）

科目代码：471

适用专业：电子技术

共 5 页

答案请答在答题纸上，答在本试题上的答案一律无效

一、(20分) 电路如图1(a)所示, 其电压传输特性如图1(b)所示, 当 $u_i = 0V$ 和 $u_i = 4V$ 时, 求电路的输出电压 u_o 大小及流过两个二极管的电流值。已知二极管的导通电压为 $0.7V$ 。

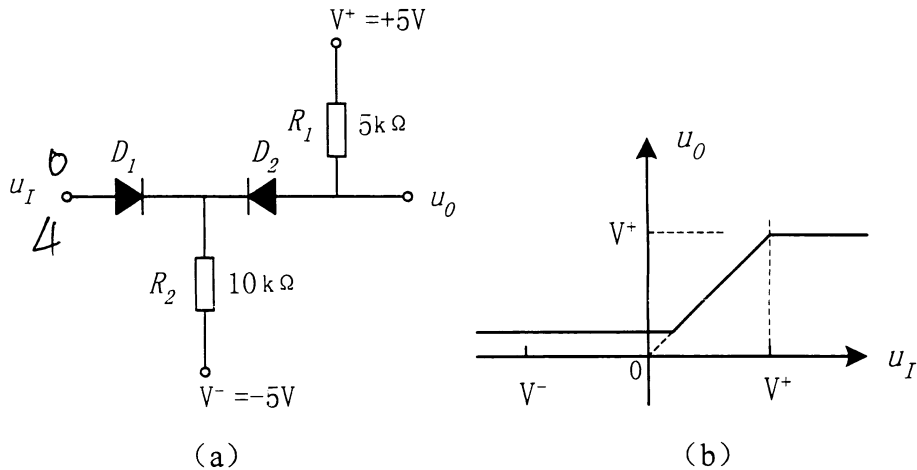


图1

二、(20分) 电路如图2所示, 晶体管的 $\beta = 60$, $r_{bb'} = 100\Omega$, 导通电压 $U_{BE} = 0.7V$ 。

- (1) 计算电路的静态工作点 Q
- (2) 计算电路的最大不失真输出电压有效值
- (3) 若增大输入信号的幅度, 输出信号首先会出现什么失真?
- (4) 求电路电压增益 $A_u = U_o / U_i$ 、源电压增益 $A_{us} = U_o / U_s$ 、输入输出电阻 R_i 和 R_o 。

西北大学 2005 年招收攻读硕士学位研究生试题

科目名称：电子线路（含模拟、数字）

科目代码：471

适用专业：电子技术

共 5 页

答案请答在答题纸上，答在本试题上的答案一律无效

(5) 设 $U_s = 10\text{mV}$ （有效值），问 $U_i = ?$ ， $U_o = ?$ 若 C_3 开路，则 $U_o = ?$

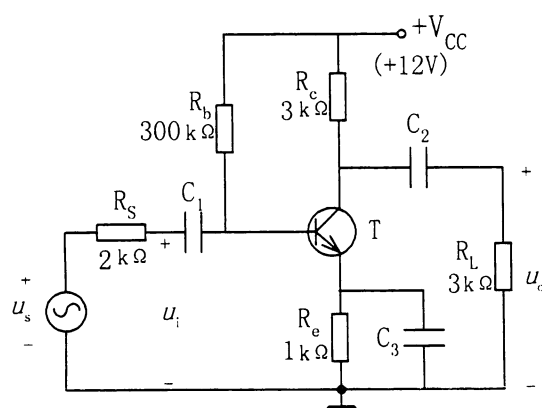


图 2

三、(15 分)高输入电阻的桥式放大电路如图 3 所示，试写出 $u_o = f(\delta)$ 的表达式。（ $\delta = \Delta R/R$ ）

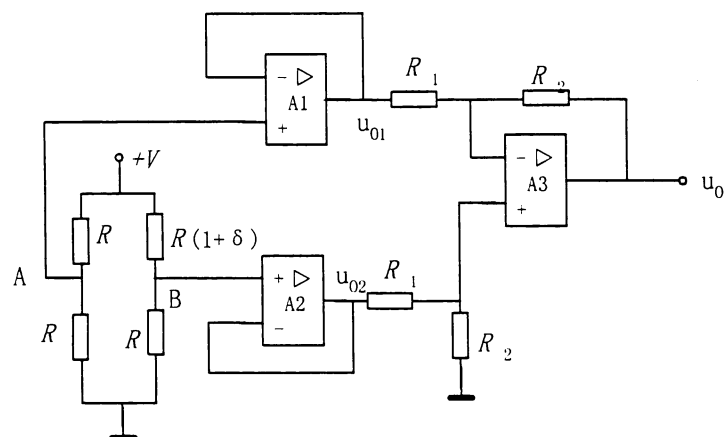


图 3

西北大学 2005 年招收攻读硕士学位研究生试题

科目名称：电子线路（含模拟、数字）

科目代码：471

适用专业：电子技术

共 5 页

答案请答在答题纸上，答在本试题上的答案一律无效

四、（20 分）图 4 所示的施密特触发器其饱和输出电压为 $\pm 10\text{V}$ ，当电位器的指针上移到 A 点时，电路的输出波形频率为 500Hz ，试计算当电位器的指针下移到 B 点时，输出波形的频率。

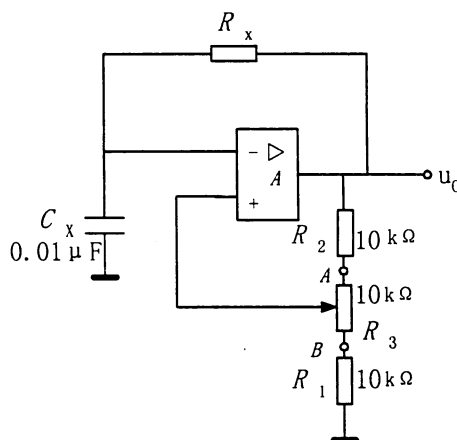


图 4

五、（15 分）完成以下小题

1. 写出函数 $Y = AB + AC$ 的或与式。
2. 化简函数 $Y(A, B, C) = \sum(m_0 + m_1 + m_2 + m_4)$ ，约束条件为 $m_3 + m_5 + m_6 + m_7 = 0$ ，写出其最简与或式。
3. 证明 $(A + B + \overline{C})\overline{CD} + (B + \overline{C})(\overline{A}BD + \overline{B}\overline{C}) = 1$

六、（20 分）分析图 5 电路，写出输出逻辑表达式。FA 为全加器。

4 选 1 数据选择器的输出 $Y = (\overline{B}\overline{A})D_0 + (\overline{B}A)D_1 + (B\overline{A})D_2 + (BA)D_3$

西北大学 2005 年招收攻读硕士学位研究生试题

科目名称：电子线路（含模拟、数字）

科目代码：471

适用专业：电子技术

共 5 页

答案请答在答题纸上，答在本试题上的答案一律无效

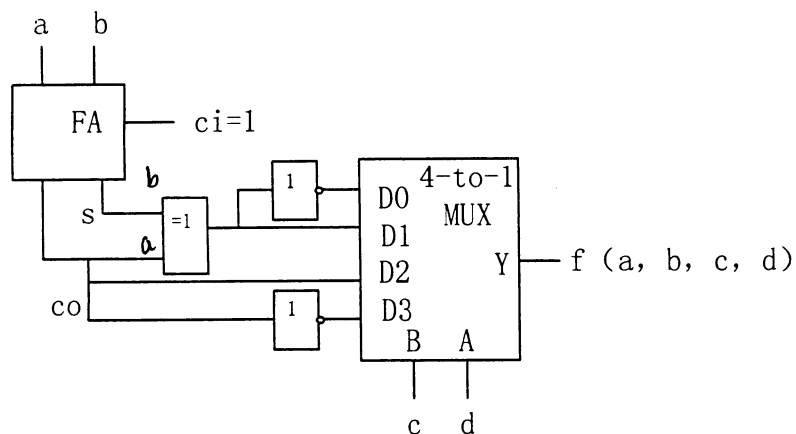


图 5

七、(20 分) 利用四位加法器 74LS283 和移位寄存器 74LS194A 设计一个能够累加四位二进制数 X 的并行累加器。74LS283 和 74LS194A 的逻辑符号如图 6 所示，74LS194A 的功能如表 1 所示。

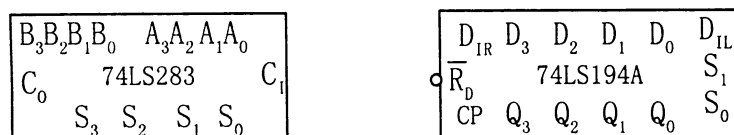


图 6

西北大学 2005 年招收攻读博士学位研究生试题

科目名称：电子线路（含模拟、数字）





科目代码：471

适用专业：电子技术

共 5 页




答案请答在答题纸上，答在本试题上的答案一律无效

表 1 74LS194A 功能表

CP	$\overline{R_D}$	S ₁ S ₀	Q ₀ Q ₁ Q ₂ Q ₃	工作状态	
×	0	×	×	0 0 0 0	清零
	1	0 0	保 持		
	1	0 1	Q ₁ Q ₂ Q ₃ D _{IL}	左移	
	1	1 0	D _{IR} Q ₀ Q ₁ Q ₂	右移	
	1	1 1	D ₀ D ₁ D ₂ D ₃	置数	

八、（20 分）同步十六进制计数器 74LS161 计数时，状态 Q₃Q₂Q₁Q₀ 按 0000→0001→0010→0011→…→1110→1111→0000 进行转换，其功能表如表 2 所示。试利用 74LS161 和附加门电路设计同步 56 进制的计数器。

表 2 74LS161 功能表

CP	$\overline{R_D}$	\overline{LD}	EP · ET	Q ₃ Q ₂ Q ₁ Q ₀	工作状态
×	0	×	×	0 0 0 0	清零
	1	0	×	D ₃ D ₂ D ₁ D ₀	置数
	1	1	0	保 持	
	1	1	1	计 数	