

(此卷不得填写考号、姓名和答题, 试题附在考卷内交回)

成都理工大学
二〇〇八年攻读硕士学位研究生入学考试试题

考试科目名称: 数字电子技术

试题适用专业: 通讯与信息系统, 电路与系统

(试题共 7 页)

一、填空题 (每小题 2 分, 共 20 分)

1. $(1101101)_2 = (109)_{10} = (6D)_{16}$ 。
2. 在数字逻辑电路中, 三极管主要工作在 (截止) 和 (饱和) 两种稳定状态。
3. 逻辑函数 $F = AB + \bar{A}\bar{B}$ 的对偶函数 $F' = (A+B)(\bar{A}+\bar{B})$ 。
4. 单稳态触发器有两个基本性质, 一是有一个稳定状态和一个暂态, 二是 ()。
5. JK 触发器的特征方程是 $Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$ 。
6. 单稳态触发器主要用于 (写出两种应用) (脉冲整形和定时)。
7. n 个变量可构成 (2^n) 个最小项。
8. 三态输出门电路指的是具有高电平、低电平和 (高阻) 三个状态。
9. 对于双向移位寄存器 74LS194 当 $S_1S_2=00$ 时, 实现 (保持) 功能。
10. 74LS148 $\overline{y_{ex}}=0, \overline{y_s}=1$ 时, $\overline{S} = (0)$ 。

二、选择题 (每小题 2 分, 共 30 分)

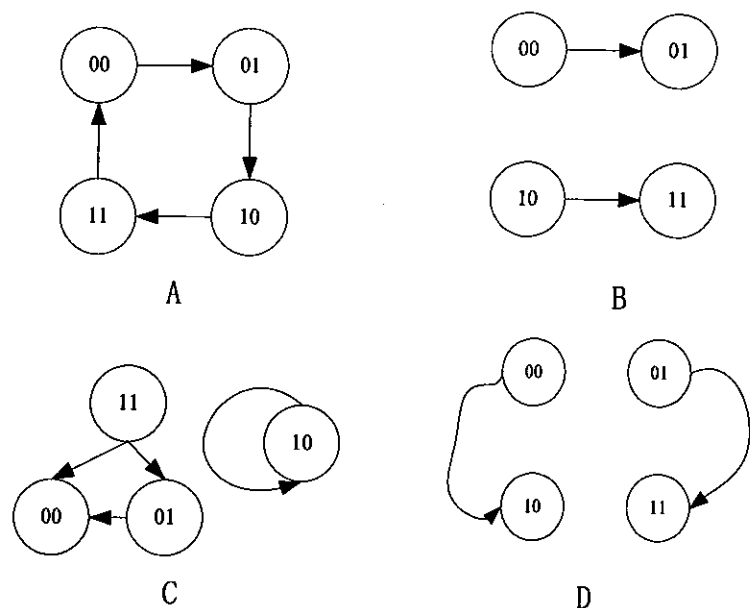
1. 下列四个数中与十进制数 $(163)_{10}$ 不相等的数是 ()。
A. $(A3)_{16}$ B. $(10100011)_2$
C. $(000101100011)_{8421BCD}$ D. $(100100011)_8$
2. 逻辑函数 $F = AB + \bar{B}\bar{C}$ 的反函数 $\bar{F} = ()$ 。
A. $(\bar{A} + \bar{B})(\bar{B} + C)$ B. $(A + B)(B + \bar{C})$
C. $\bar{A} + \bar{B} + C$ D. $\bar{A}\bar{B} + \bar{B}\bar{C}$

3. 如果将 TTL 与非门做非门使用, 则多余端应做 () 处理。

- A. 全部接高电平或悬空。
B. 部分接高电平, 部分接地。
C. 全部接地。
D. 部分悬空, 部分接地。
4. 触发器是能存储 () 位二值信号的基本单元电路。
A. 1 B. 2
C. 3 D. 4
5. 下列与逻辑式 $\bar{A} + ABC$ 相等的式子是 ()。
A. BC B. $1 + BC$
C. A D. $\bar{A} + BC$
6. 用 N 个触发器组成的寄存器能存储一组 () 位的二值代码。
A. $N-1$ B. N
C. $N+1$ D. 1
7. $AB\bar{C} + A\bar{B}D$ 在四变量卡诺图中有 () 个小格是“1”。
A. 13 B. 12 C. 6 D. 5
8. $A + AB = ()$ 。
A. A B. \bar{A} C. 0 D. 1
9. 时序逻辑电路的一般结构由组合电路与 () 组成。
A. 全加器 B. 存储电路
C. 译码器 D. 选择器
10. 下列电路中不属于时序电路的是 ()。
A. 同步计数器 B. 异步计数器
C. 组合逻辑电路 D. 数据寄存器
11. 标准与或式是由 () 构成的逻辑表达式。
A. 与项相或 B. 最小项相或
C. 最小项相与 D. 或项相与
12. 下列各门电路中, () 的输出端可直接相连实现“线与”。
A. 一般 TTL 与非门 B. 集电极开路 TTL 与非门 (OC)
C. 一般 CMOS 与非门 D. 一般 TTL 或非门

1. D A A D B C A B C B B A B C

13. 下列时序电路的状态中, 具有自启动功能的是 ()。



14. 下列关于异或运算的式子中, 不正确的是 ()。

- A. $A \oplus A = 0$ B. $\bar{A} \oplus \bar{A} = 1$
C. $A \oplus 0 = A$ D. $A \oplus 1 = \bar{A}$

15. 多谐振荡器与单稳态触发器的区别之一是 ()。

- A. 前者有 2 个稳态, 后者只有 1 个稳态
B. 前者没有稳态, 后者有 2 个稳态
C. 前者没有稳态, 后者只有 1 个稳态
D. 两者均只有 1 个稳态, 但后者的稳态需要一定的外界信号维持

三、判断题 (每小题 2 分, 共 20 分, 正确的打“√”, 错误的打“×”)

- 已知 $AB=AC$, 则一定有 $B=C$ 。 ()
- 异步置零的计数器电路中, 只要 \bar{R}_D 出现低电平, 触发器立即被置零, 不受 CP 的控制。 ()
- 只有当决定一件事的几个条件全部具备时, 这件事才发生, 这种逻辑关系为与逻辑。 ()
- 8 线—3 线编码器有 3 条输入线, 8 条输出线。 ()
- 同步计数器、异步计数器、寄存器和组合逻辑电路都是时序电路。 ()

6. 同步 RS 触发器在脉冲的 CP 上升沿到来时发生翻转。 ()

7. 寄存器的功能是统计输入脉冲的个数。 ()

8. 常用的七段数码显示器有共阴极和共阳极两种。 ()

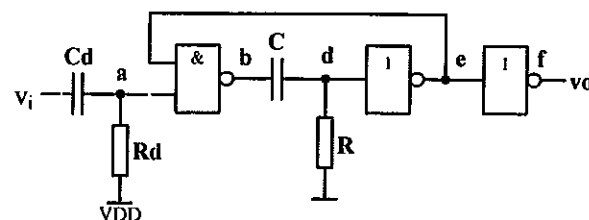
9. 施密特触发器有 2 个稳定状态, 多谐振荡器有 1 个稳定状态。 ()

10. 一个计数器的状态变化为: $000 \rightarrow 111 \rightarrow 110 \rightarrow 101 \rightarrow 100 \rightarrow 000$, 则该计数器是五进制减法计数器。 ()

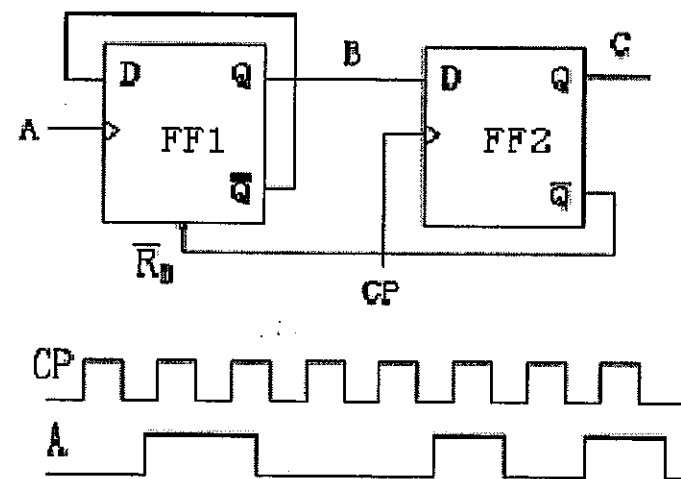
四、分析题 (36 分)

1. 下图是用 CMOS 与非门组成的脉冲电路, 输入 v_i 为高电平窄脉冲。要求:

- 说明这是一个什么电路? (2 分)
- 简述该电路的工作原理? (10 分)



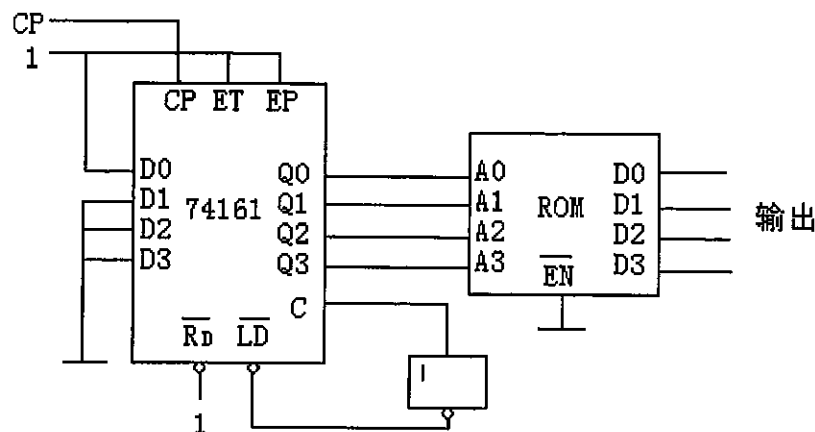
2. 已知电路及 CP、A 的波形如下图所示, 设触发器的初态均为“0”, 试画出输出端 B 和 C 的波形。(12 分)



3. 16*4 位 ROM 和同步十六进制加法计数器 74LS161 组成的脉冲分频电路。ROM 中的数据见表所示。要求：

(1) 试分析该电路 74161 是几进制？(2 分)

(2) 试分析在 CP 信号连续作用下的 D3、D2、D1、D0 的输出状态。(10 分)



地址输入				数据输出			
A3	A2	A1	A0	D3	D2	D1	D0
0	0	0	0	1	1	1	1
0	0	0	1	0	0	0	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	1	0	1	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	0	0
1	0	0	0	1	1	1	1
1	0	0	1	1	1	0	0
1	0	1	0	0	0	0	1
1	0	1	1	0	0	1	0
1	1	0	0	0	0	0	1
1	1	0	1	0	1	0	0
1	1	1	0	0	1	1	1
1	1	1	1	0	0	0	0

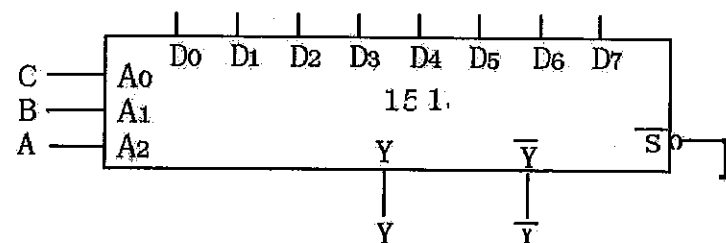
五、设计题 (44 分)

1. 设计一位十进制数的四舍五入电路 (采用 8421BCD 码)。要求只设定一个输出，并画出用最简与非门实现的逻辑电路图。(10 分)

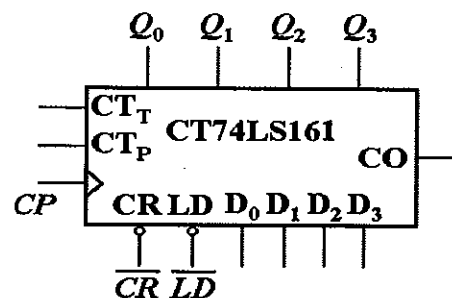
2. 利用 74LS138 译码器及一些门电路产生如下多输出逻辑函数的逻辑图。要求写出求解过程并画出电路图。(12 分)

$$Y_1 = AC \quad Y_3 = \overline{B}\overline{C} + ABC \quad Y_2 = \overline{A}\overline{B}C + \overline{A}BC + BC$$

3. 用数据选择器实现函数 $Y(A, B, C, D) = A\overline{C}D + \overline{A}\overline{B}CD + BC + \overline{B}CD$ 要求：画出逻辑接线图 (给定 74LS151 数据选择器，门可任选，变量 D 从数据端输入)。(10 分)

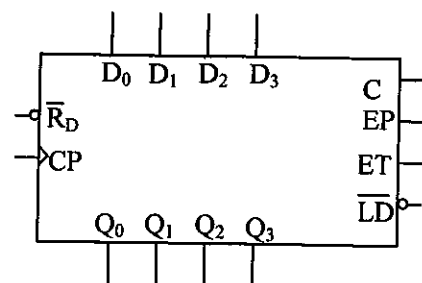


4. 试用集成四位二进制计数器 CT74LS161 构成 12 进制计数器。(图中 \overline{LD} 为同步置数端， \overline{CR} 为异步置 0 端，当 $\overline{CR} = \overline{LD} = CTT = CTP = 1$ ，输入计数脉冲时，具有计数功能。)采用复位法 (置零法) 或置数法来实现，可以附加必要的门电路。(12 分)



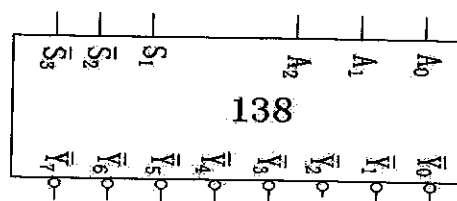
附录

1. 74LS161 逻辑符号及功能表



CP	\overline{RD}	\overline{LD}	EP	EX	工作状态
×	0	×	×	×	置零
\downarrow	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持 (C=0)
\downarrow	1	1	1	1	计数

2. 74ls138 逻辑符号及功能表



输		入			输								出	
S_1	$\overline{S_2} + \overline{S_3}$	A_2	A_1	A_0	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$	$\overline{Y_4}$	$\overline{Y_5}$	$\overline{Y_6}$	$\overline{Y_7}$		
0	X	X	X	X	1	1	1	1	1	1	1	1		
X	1	X	X	X	1	1	1	1	1	1	1	1		
1	0	0	0	0	0	1	1	1	1	1	1	1		
1	0	0	0	1	1	0	1	1	1	1	1	1		
1	0	0	1	0	1	1	0	1	1	1	1	1		
1	0	0	1	1	1	1	1	0	1	1	1	1		
1	0	1	0	0	1	1	1	1	0	1	1	1		
1	0	1	0	1	1	1	1	1	1	0	1	1		
1	0	1	1	0	1	1	1	1	1	1	0	1		
1	0	1	1	1	1	1	1	1	1	1	1	0		

3. 门电路说明

