

## 西南交通大学 2006 年硕士研究生招生考试

## 试题名称：计算机组成原理

考试时间：2006 年 1 月

考生请注意：

1. 本试题共 九 题，共 4 页，满分 150 分，请认真检查；
2. 答题时，直接将答案内容写在考场提供的答题纸上，答在试卷上的内容无效；
3. 请在答题纸上按要求填写试题代码和试题名称；
4. 试卷不得拆开，否则遗失后果自负。

## 一、 单项选择（每一题 2 分，共 20 分）

1. 用一个字节表示一个带符号的整数(补码)，其所能表示的最小负数是 C。

- |        |        |
|--------|--------|
| A -256 | B -255 |
| C -128 | D -127 |

2. 中央处理机 (CPU) 是指 A。

- |           |                |
|-----------|----------------|
| A 控制器和运算器 | B 运算器          |
| C 控制器     | D 运算器、控制器和主存储器 |

3. 微程序存放在 A 中。

- |         |        |
|---------|--------|
| A 控制存储器 | B 内存储器 |
| C 指令寄存器 | D 高速缓存 |

4. 程序计数器(PC)所存放的二进制代码通常是表示 B。

- |                   |              |
|-------------------|--------------|
| A CPU 已执行指令的条数    | B 即将运行的指令的地址 |
| C CPU 同时运行多道程序的数目 | D 指令码        |

5. 能够改变程序执行顺序的是 D。

- |           |           |
|-----------|-----------|
| A 数据传送类指令 | B 移位操作类指令 |
| C 输入输出类指令 | D 转移类指令   |

6. 下面几种寻址方式中， B 方式取操作数最快。

- |        |         |
|--------|---------|
| A 直接寻址 | B 寄存器寻址 |
| C 相对寻址 | D 寄存器间址 |

7. 需要定期刷新的存储器类型为 A。

- |         |          |
|---------|----------|
| A 动态存储器 | B 易失性存储器 |
| C 静态存储器 | D 随机存储器  |

8. 相联存储器是按 D 进行访问的存储器



A 指定地址

B 堆栈存储方式

C 指定内容

D 指定地址和指定内容

9. I/O 接口中数据缓冲器的作用是 A。

A 暂存外部设备和 CPU 之间传送的数据

B 暂存外部设备的状态

C 暂存外部设备的地址

D 以上都不是

10. 在中断响应过程中, 保护程序计数器 PC 的作用是 B。

A 使 CPU 能找到中断处理程序的入口地址

B 使中断返回后, CPU 能回到断点处继续原程序的执行

C 使 CPU 和外部设备能并行工作

D 为了实现中断嵌套

## 二、填空题 (每一个空格 1.5 分, 共 30 分)

1. 计算机系统由 硬件① 系统和 软件② 系统构成。2. 存储 程序①控制 并按 事先②编制 顺序执行, 这是 冯·诺依曼③ 型计算机的工作原理。3. 对于 R 进制数来说, 其基数 (能使用的数字符号个数) 是 R ①。4. 用 机器① 语言编写的程序可以由计算机直接执行。5. 汉字的 输入①码、内码②、字模③码 是计算机用于汉字输入、内部处理、显示输出三种不同用途的编码。6. 行波进位加法器的缺点是 运算速①度低。7. 三级存储器系统是 cache①、主存②、外存③ 这三级。8. 控制器在生成各种控制信号时, 必须按照一定的 时序① 进行, 以便对各种操作实施时间上的控制。9. 统一编址方式是将 ① 和 ② 统一编址。10. 总线的主要特征是 分时①共享。为了实现此目的, 必须制定一套相应的规则, 称为 总线②仲裁。当总线上有多个部件争用总线时, 由 仲裁③机构 进行裁决, 决定由谁首先使用总线。

## 三、简答题 (25 分)

1. 简述先行进位解决的问题及基本设计思想。

2. 按存取方式分, 存储器分为哪几类? 什么样的存储器使用这些存取方式?

3. 在组合逻辑控制器中, 指令寄存器 IR 提供哪些与微操作命令形成有关的信息?

4. 中断方式接口主要由哪些部件组成? 列举中断接口的两种应用场合。

5. 简述补码运算中采用双符号位检查溢出的方法。

## 四、进制转换 (15 分)

1.  $(56)_{10} = ( )_2 = ( )_8 = ( )_{16}$ 2.  $(36.875)_{10} = ( )_2 = ( )_{16}$ 3.  $(FF.1)_{16} = ( )_{10} = ( )_2$



$$4. (111010.11)_2 = ( )_8 = ( )_{16} = ( )_{10}$$

### 五、 码制 (8 分)

1. 码值 80H: 若表示真值 0, 则为 ( ) 码; 若表示 -128, 则为 ( ) 码; 若表示 -127, 则为 ( ) 码; 若表示 -0, 则为 ( ) 码。
2. 码值 FFH: 若表示真值 127, 则为 ( ) 码; 若表示 -127, 则为 ( ) 码; 若表示 -1, 则为 ( ) 码; 若表示 -0, 则为 ( ) 码。

### 六、 根据操作数所在的位置, 指出其对应的寻址方式的名称 (10 分)

1. 操作数在指令中 ( )
2. 操作数的有效地址在指令中 ( )
3. 操作数的有效地址在通用寄存器中 ( )
4. 操作数的有效地址是基址寄存器的内容加上形式地址 ( )
5. 操作数的有效地址是程序计数器的内容加上形式地址 ( )

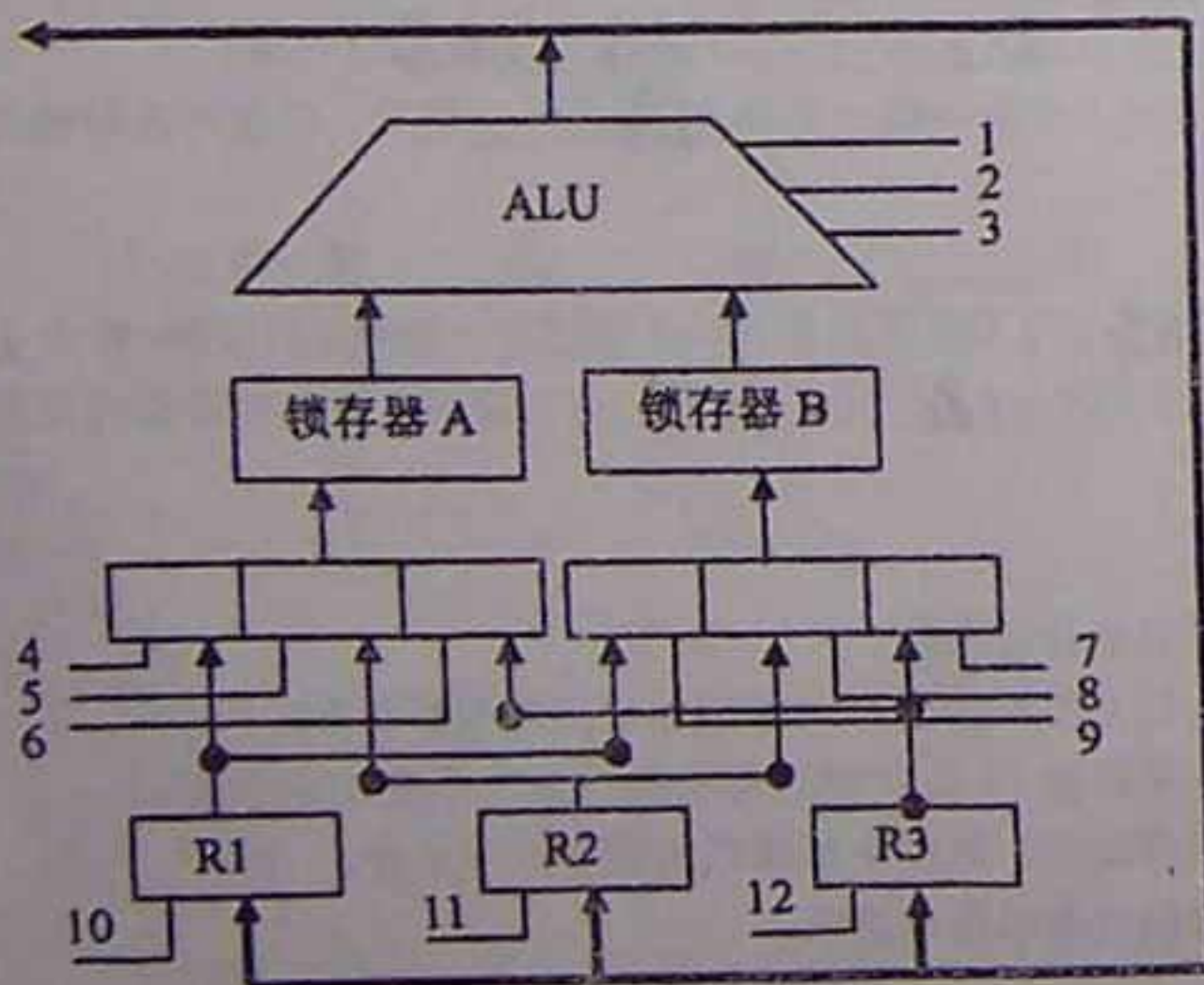
### 七、 计算题 (12 分)

已知被除数  $X = -0.10001011$ , 除数  $Y = +0.1110$ , 用原码加减交替除法求商 (要求列出算式)。

### 八、 分析设计 (15 分)

已知某运算机的基本结构如下图所示, 其 ALU 具有 ADD (加)、SUB (减)、M (传送) 三种操作。

1. 写出图中 1-12 表示的运算器操作的微命令;
2. 列出有几组相斥性微操作;
3. 设计适合此运算器的微指令格式。





## 九、存储器设计 (15 分)

已知某 8 位主机的地址线为  $A_{16-0}$  (17 位), 输出控制线  $\overline{MREQ}$  为低电平时访问主存, 输出控制线  $R/\overline{W}$  高电平为读操作, 低电平为写操作。现使用 32KB 存储芯片组成该主机所允许的最大主存空间, 试用如下所给芯片画出存储器组成结构图及与主机的连接图, 并写出各个存储芯片的片选地址逻辑表达式。

