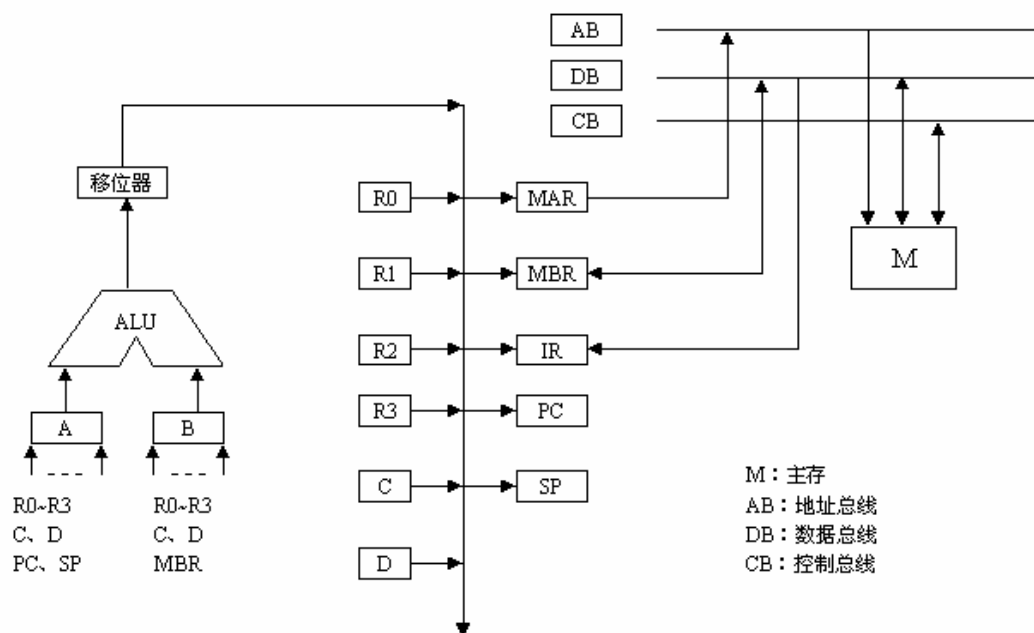


电子科技大学 1997 年计算机组成原理考研试题

一、(15 分)某机数据通路结构如图所示，其中含有：ALU，通用寄存器 R0~R3，堆栈指针，暂存器 C、D，程序计数器 PC，指令寄存器 IR，地址寄存器 MAR，数据缓冲寄存器 MBR，选择器 A、B 等。



- 1、拟定一种微指令格式，简要说明各字段的功能含意。
- 2、欲读取并执行一条转子指令 JSR(R1)，入口地址采用寄存器间址方式，返回地址压栈保存，请以寄存器传送语句形式（如 R0→R1）描述其指令流程。
- 3、欲读并执行一条加法指令 ADD (R0),X(R1)；源寻址为寄存器间址方式，目的寻址方式为变址方式；请描述其指令流程。

二、(15 分)

- 1、画出一中打印机中断接口功能模型(寄存器级框图)
- 2、若采用中断控制器 8259，请说明打印机的中断过程（何时提出中断请求、如何排优、如何获得中断处理程序入口等）
- 3、拟定接口中的命令字格式与状态字格式。

三、(10 分) 某异步总线上有应答信号：总线请求、总线批准、主同步、从同步，请设计一种操作时序 Σn

- 1、画出波形图。
- 2、说明异步控制方式的含意（应答关系、时间安排）

四、改错题：下述结论是否有错或不确切之处，若有，请改之。

- 1、同步控制方式的特点是：所有指令的执行时间相同。
- 2、在异步控制方式的数据传送中，发送数据的一方是主设备。

- 3、动态存储器是指：在工作中存储内容随需要需动态地改变。
- 4、随机存取方式是指：既可读出，也可写入。
- 5、在补码不恢复余数除法中，如余数为正，则商 1。
- 6、在浮点加减运算的对阶中，是将加数的阶码调整到与被加数的阶码一致，尾数相应移位。
- 7、仅当一条指令结束时，CPU 才能响应 DMA 请求。
- 8、串行接口是指：接口与总线之间、接口与设备之间均采用串行传送。
- 10、CPU 与 I/O 设备常分别采用不同的序系统与时钟频率，因此它们之间的信息传送属于异步控制方式。

五、(40 分) 简答题。应届生作第 1~8 题，在职生任选 8 题(限选 8 题)

1、欲构成 32KB 存储器，其中 ROM 区 16KB, RAM 区 16KB; 可用存储芯片: EPROM16×8KB/片、RAM 芯片 4K×8/片; 地址总线 A19~A0(低)。

(1)分别写出加到各芯片上的地址是哪几位。

(2)分别写出几个片选信号的逻辑式。

2、简述同步系统总线的主要信号组成。

3、在微机系统中常采取 DMA 控制器与 I/O 接口相分离的模式，请简述它们各自的基本功能，在 DMA 初始化时 CPU 应向它们分别送出哪些信息？

4、在调用磁盘时，驱动程序应向接口送出哪些寻址信息？读盘时，在什么情况下提出 DMA 请求？写盘时，在什么情况下提出 DMA 请求？

5、在系统总线中，什么情况宜采取同步控制方式？什么情况宜采取异步控制方式？

6、画出一键键盘矩阵逻辑，并阐明用逐行扫描法产生键码(ASCII)的过程。

7、在字符显示器中，何时访问 VRAM(显示缓存)？地址如何形成？何时访问字符发生器？地址如何形成？何时发出水平同步信号？何时发出垂直同步信号？

8、简述 RISC 技述的要点。

9、某加法器 $\Sigma n \sim \Sigma 1$ (低)采用分组并行进位链结构，4 位一组，请写出进位信号 C7 的产生逻辑式。

10、写出补码一位乘的运算规则(针对乘数 $Y_n Y_{n+1}$ 的操作)

11、动态存储器有哪几种刷新周期安排方式(刷新方式)？简述其适用场合。

12、试比较磁盘与磁带存储器的特点，及它们的应用场合。

13、中断屏蔽技术有何用途？请举二例。

14、何谓同步控制方式？何谓同步扩展方式？何谓异步控制方式？