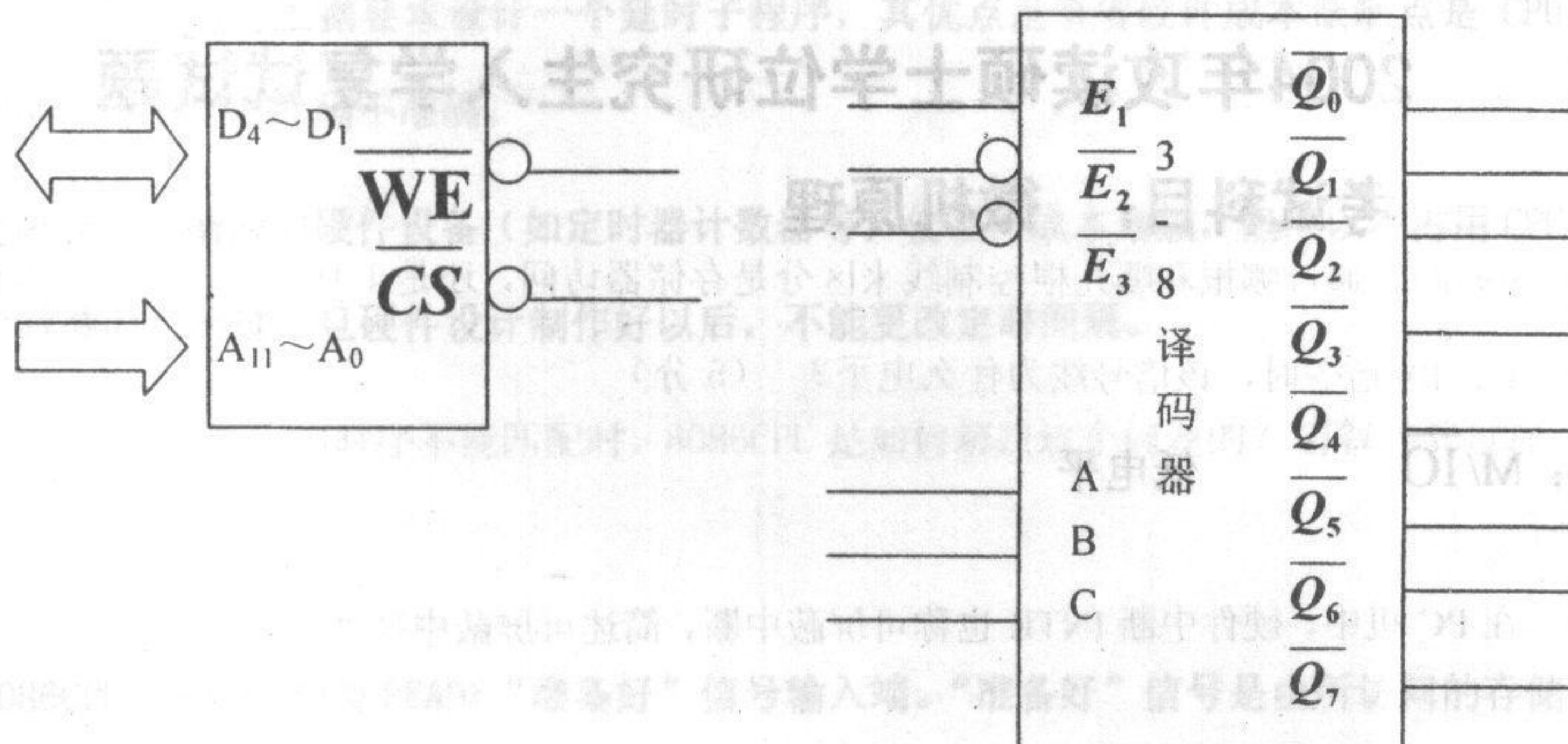


# 电子科技大学

## 2004年攻读硕士学位研究生入学复试试题

### 考试科目： 微机原理 (120分钟)

1. 8086CPU 通过哪根和哪儿根控制线来区分是存储器访问, 还是 I/O 访问, 当 CPU 执行 IN AL, DX 指令时, 该信号线为什么电平? (5 分)
2. 在 PC 机中, 硬件中断 INTR 也称可屏蔽中断, 简述可屏蔽中断“屏蔽”含义? (5 分)
3. 简单叙述 ROM BIOS 中断调用和 DOS 中断调用这两种中断调用的区别。 (5 分)
4. 在汇编语言程序中, 变量名和标号有什么异同? (从定义和属性比较) (5 分)
5. 8253 每个通道的最大定时值是多少? 如要使 8253 用于定时值超过其最大值时应如何操应用? (说出两种方法) (5 分)
6. 比较软件定时和硬件定时的优缺点。(成本和精确性) (5 分)
7. 存储器与 CPU 之间的时序不能匹配时, 8086CPU 是如何解决这个问题的? 请叙述其过程。 (10 分)
8. 给定一个堆栈存储区, 其地址空间为 1250H:0000H~1250H:0100H, 若 (SP)=0052H, 问:
  - (1) 堆栈段寄存器 SS 中的内容是什么? (3 分)
  - (2) 若现存入数据 2456H, 数据的高、低字节存放在堆栈中的什么位置? (4 分)
 此时, SP 的内容是什么? (3 分)
9. 已知 DS=2000H, ES=3000H, BX=8000H, SI=0E000H, AX=4578H, 请说明指令 MOV [BX+SI+2003H], AX 的源、目的操作数的寻址方式; 画出指令的执行过程示意图; 并说明相关寄存器、存储器单元的值。 (10 分)
10. 已知 RAM 芯片和地址译码器的引脚如图所示, 试回答如下问题: 若要求构成一个 8K×8 的 RAM 阵列需要几片这样的芯片? 设 RAM 阵列组占用起始地址为 E1000H 的连续地址空间, 试写出每块 RAM 的地址空间。 (5 分) 若采用全地址译码方式译码, 试画出存储器系统的电路连接图。 (5 分)



11. 请简述利用 DMA 控制器 8237 由外设向内存传递数据的过程。(15 分)
12. 描述 8259A 在级联方式下从一个从片 8259 的一个中断源提出中断申请到中断得到响应进入中断服务程序的过程。(15 分)