

5、程序状态字的内容可以包括 ()。

- ①程序运行状态 ②优先级设置 ③设备工作状态 ④程序工作方式

三、改错题 (针对下列各小题的题意, 改正其结论中的错误, 或补充其不足不能用“不是”作为答案。每小题 2 分, 共 10 分)

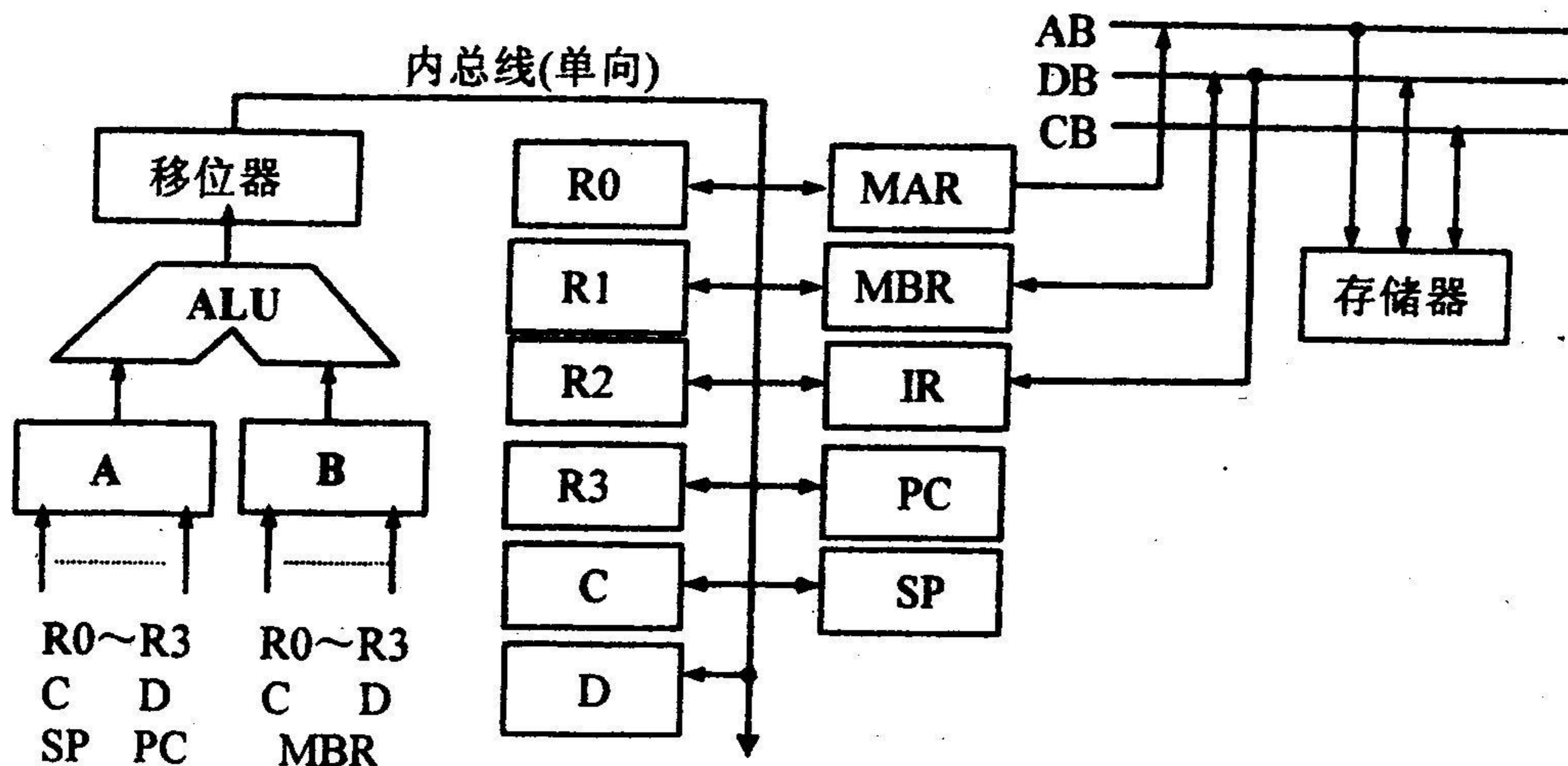
- 1、在浮点加减运算中, 对阶是将加数的阶码调整到与被加数的阶码相同。
- 2、在相互通信的两个设备中, 发送信息的一方是主设备。
- 3、在同步控制方式中, 各操作由 CPU 统一控制。
- 4、在补码除法中, 够减商 0, 不够减商 1。
- 5、中断向量表中存放的是中断源的向量地址。

四、简答题 (每小题 5 分, 共 20 分)

- 1、当主机连接多种外设时, 如何用通用 I/O 指令实现对多种外设的具体控制? 试举例说明。
- 2、什么是组合逻辑控制方式? 它有哪些主要的优点和缺点?
- 3、堆栈位于主存储器内, 访问堆栈是否采用随机存取方式? 为什么?
- 4、什么是总线数据传输率? 已知 PCI 总线的时钟频率为 33MHz, 总线位数为 32 位。PCI 总线的数据传输率为多少 MB/s?

五、(20 分)

模型机数据通路结构如图所示。该通路由以下部分组成: CPU 内总线、算逻运算部件 ALU、输入选择器 A 和 B、输出移位寄存器、通用寄存器 R0~R3、暂存器 C 和 D、地址寄存器 MAR、数据缓冲寄存器 MBR、程序计数器 PC、堆栈指针 SP。用寄存器传送语句(如 PC→MAR), 拟出下列指令从读取到执行的完整流程。



模型机数据通路结构如图

1、数据传送指令 MOV X(R0), X(R1);

源操作数和目标操作数均采用变址寻址, 第一个参数为源操作数, 第二个参数为目标操作数。

2、数据变反指令 COM -(R0);

采用自减型寻址, 结果送回自减后的地址单元。

六、(15分)

已知地址总线为 A15~A0(A0为最低位), 数据总线为 D7~D0。用1片 16K×8 的 RAM 芯片(地址从 0000H 开始)、2片 8K×8 的 RAM 芯片(地址从 4000H 开始)、4片 2K×4 的 RAM 芯片(地址从 8000H 开始), 将上述芯片构成一个存储器, 片选信号均为低电平有效, 该存储器按字节编址, 假设读写信号是 R/\bar{W} 不考虑存储器刷新。

- 1、为各芯片分配地址空间;
- 2、说明各芯片需要多少条地址线;
- 3、写出各芯片的片选信号逻辑表达式;
- 3、画出存储器的逻辑电路框图。

七、(15分)

一个图形显示器的显示规格 800 点×200 线、单色。

- 1、需要设置哪几级计数器? 每一级计数器的作用是什么?
- 2、写出各级计数器的分频关系(不考虑过量扫描和回扫)。
- 3、何时发水平同步信号? 何时发垂直同步信号?